

BIULETYN TECHNICZNY

MECHANIKA

P.2900/77

12(190)
1977

Redaguje Kolegium w składzie:

mgr Z. Bieguszevska-Kochan, mgr B. Drożak, mgr inż. J. Dziewięcki (redaktor naczelny),
J. Esikowski, mgr inż. R. Farfał, dr hab. M. Greniewski,
doc. dr hab. inż. A. Janicki (redaktor naukowy), doc. dr inż. A. Kaczmarczyk,
inż. L. Kowalski, mgr J. Kubas, mgr J. Kutrowska (sekretarz redakcji),
mgr inż. L. Krzystolik, inż. R. Maciesowicz, mgr E. Mańkiewicz-Cudny,
red. T. Podwysocki, mgr inż. R. Polasz, dr inż. R. Pregiel, mgr inż. A. Teodorczuk,
mgr inż. T. Ustaborowicz, mgr inż. M. Wajcen (redaktor działu „Technika”)

Warunki prenumeraty

Jednostki gospodarki społecznej, instytucje, organizacje i wszelkiego rodzaju zakłady pracy zamawiają prenumeratę w miejscowych Oddziałach RSW "Prasa-Książka-Ruch", w miejscowościach zaś, w których nie ma Oddziałów RSW – w urzędach pocztowych. Czytelnicy indywidualni opłacają prenumeratę wyłącznie w urzędach pocztowych i u doręczycieli. Prenumeratę roczną w cenie 516 zł należy zamawiać do 25 listopada na rok następny, półroczną do 10 czerwca na II półrocze.

ZJEDNOCZENIE PRZEMYSŁU AUTOMATYKI I APARATURY POMIAROWEJ „MERA”



P. 2900/77

„MERA”

BIULETYN PRZEMYSŁU
KOMPUTEROWYCH SYSTEMÓW
AUTOMATYZACJI I POMIARÓW

WARSZAWA, GRUDZIEŃ 1977

SPIS TREŚCI

Nasze rozmowy

F. Mańkiewicz-Cudny	Od głowic do systemów kodujących.....	3
Ł. Szymański	Automatyzacja ciągów transportu technologicznego.....	6
Z. Gajek A. Kuberska A. Tabor	Współpraca urzędzeń transmisji danych UPD-305-10/1 z multipleksosem MPX;-325, mode- mem 600/1200 EC 8006 oraz stacją końcową 7020/4.....	

"Mera" zarabia dewizy

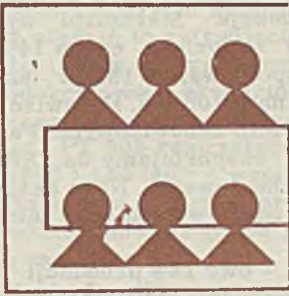
M. Wajcen	Minikomputer SM-1.....	17
J. Stachowski	System MERA-100	21
J. Starosta		
R. Boniecki	Architektury minikomputerów wykonane w oparciu o mikroprocesor 8080 firmy INTEL..	

Zastosowania

Z. Świdkiewicz	Zakres i efekty wdrożeniowe Systemu "FK" w LZAE "Mera-Lumel".....	36
T. Jabłońska	Zmiany organizacyjne w "Mera".....	41

SPIS ARTYKUŁÓW OPUBLIKOWANYCH W BIULETYNIE "MERA" W 1977 ROKU...	42
--	----

Opracowanie redakcyjne: Zespół Prasowo-Informacyjny "Mera-Pnefal"
/tel. 12-43-04/. Redakcja Biuletynu "Mera", ul. Poezji 19, 04-994 Warszawa
/tel. 12-43-04/. Druk: Dział Wydawnictw "Mera-Pnefal", ul. Patriotów 77,
04-950 Warszawa /tel. 12-41-60/. Zam. 8/78 2000 egz



Nasze rozmowy

OD GŁOWIC DO SYSTEMÓW KODUJĄCYCH

Wzrastające stale zapotrzebowanie na maxi-, midi- i mikroprocesory spowodowało rozwój urządzeń niezbędnych do prawidłowego funkcjonowania systemów komputerowych. Jednym ze znanych w kraju producentów urządzeń tego typu są Warszawskie Zakłady Urządzeń Informatyki "Meramat". W "Naszyc rozmowach" na pytania odpowiada dyrektor "Meramatu" inż. STANISŁAW GORCZYŃSKI.



- Panie Dyrektorze, nawet znających Wasz zakład użytkowników produkowanego tu sprzętu z pewnością zainteresuje krótkie przypomnienie historii "Meramatu".

- Wprawdzie 8 lat istnienia to nie tak dużo, ale jest to już rzeczywiście historia. "Meramat" powstał w 1970 r. w wyniku połączenia dwóch przedsiębiorstw, których produkcja nie miała zresztą nic wspólnego z elektroniką i komputerami. Były to: Zakłady Artykułów Technicznych "Plastik" wytwarzające kubeczki, pudełka, mydelniczki itp. przedmioty z tworzyw sztucznych oraz Warszawskie Zakłady Aparatury Laboratoryjnej i Pomiarowej. Produkcja obu tych zakładów została przekazana do innych wytwórni a w "Meramacie" podjęliśmy produkcję sprzętu komputerowego. Dziś mówi się o tym tak łatwo! przekazaliśmy, podjęliśmy... wtedy jednak trzeba było pokonać wiele przeszkód i oporów. Przede wszystkim pracujący tu ludzie musieli zmienić zawód, zdobyć nowe kwalifikacje, stać się monterami nowoczesnych i precyzyjnych urządzeń elektronicznych.

Trzeba też było zupełnie przebudować zakład i wyposażyć go w nowe maszyny potrzebne do produkcji nowego asortymentu. Modernizacji dokonaliśmy własnymi siłami i dziś można po-

wiedzieć, że "Meramat" jest naprawdę nowoczesnym zakładem. Między halami produkcyjnymi nie ma stałych ścian, a ustawia się je według potrzeb związanych z aktualnie wytwarzanym wyrobem. Zakupiliśmy też wiele nowych, bardzo dobrych maszyn.

- Powiedział Pan, Panie Dyrektorze, że pracujący tu kiedyś ludzie musieli zdobyć nowy zawód. Czy tak rzeczywiście było? Czy wielu pracowników z dawnych Zakładów zostało w "Meramacie"?

- Właśnie to, że udało się nam zostawić w Zakładzie starą załogę, nauczyć ją zupełnie innej pracy uważam za jedno z największych naszych osiągnięć. Oczywiście, wielu robotników i majstrów bało się tej nowej produkcji; uważali, że nie potrafią robić tak precyzyjnych urządzeń. Obecnie te obawy to już prehistoria. Większość ludzi (80%) pozostała, przekwalifikowała się i dziś stanowi trzon załogi. Pracownicy ci to wielcy patrioci zakładu, można na nich polegać w trudnej sytuacji. Są dumni z tego, że wytwarzają takie nowoczesne wyroby.

- Od czego zaczęliście Waszą produkcję?

- Pierwszymi naszymi wyrobami, ciągle zresztą unowocześnianymi i produkowanymi do dziś są głowice magnetyczne. Produkcję tę

wraz z ludźmi przejęliśmy od Zakładu Doświadczalnego Instytutu Maszyn Matematycznych. Właśnie ci ludzie uczyli załogę nowej techniki. Potem przejęliśmy produkcję pamięci bębnowych.

W 1971 r. otrzymaliśmy z IMM dokumentację na pamięć taśmową PT-3. Jej produkcję uruchomiliśmy sami.

- Ten wyrób znany jest w kraju i za granicą i przez wiele lat był niejako wizytówką "Meramatu".

- Myślę, że sukces tych urządzeń polegał na tym, że nie poprzestaliśmy na uzyskanej dokumentacji, lecz dalej rozwijaliśmy ich konstrukcje.

Dalsze opracowania powstawały już u nas, początkowo w dziale głównego konstruktora, a od 1975 r. w naszym Ośrodku Badawczo-Rozwojowym. Obecnie produkujemy całą rodzinę pamięci PT-3, pamięci kasetowe oraz pamięci małowymiarowe takie jak: PT-105, PT-305. Nadal też rozwijamy produkcję głowic, które są naszym głównym towarem eksportowym do krajów wysokoprzemysłowych. Są to naprawdę udane rozwiązania. Ich opracowanie trwa u nas 3 miesiące, a wdrożenie do produkcji następuje 3. W ten sposób kupujący otrzymuje w ciągu pół roku taki wyrób, jakiego poszukuje. Aby nie być gołosłownym podam, że głównym odbiorcą naszych głowic jest Ameryka. Wyeksportowaliśmy tam w ciągu ostatnich 3 lat głowice na sumę 1,5 mln. dolarów. Odbiorcami naszymi są również takie renomowane firmy jak zachodniemiecki i holenderski Philips. Nasze głowice są "długowieczne". Na świecie mało jest producentów głowic ferrytowych, a wśród krajów socjalistycznych jesteśmy jedyni.

- Głowice i pamięci są tradycyjnym asortymentem "Meramatu". Jakie są plany Zakładu na przyszłość?

- Wiążą się one ściśle z teraźniejszością. Jest nią produkcja urządzeń kodujących MERA-9150. Na urządzenie to zakupiliśmy licencję od firmy Redifon. Umowę zaczęliśmy realizować w maju 1976 r., do końca II kwartału br. planujemy osiągnąć pełną zdolność produkcyjną. Do tej pory wyprodukowaliśmy już kilkadziesiąt sztuk tego poszukiwanego przez odbiorców urządzenia. Licencję zamierzamy oczywiście dalej rozwijać. Nie oznacza to jednak, że zapomnimy o naszych tradycyjnych wyrobach - głowicach i pamięciach.

- Panie Dyrektorze, charakteryzując poziom głowic mówił Pan o ich eksporcie, może zechciałby Pan szerzej powiedzieć o innych produktach eksportowych zakładu?

- W tej dziedzinie mamy się czym pochwalić. Zajmujemy 3 miejsce w Zjednoczeniu "Mera" w eksporcie na II obszar i w bieżącym roku np. plan eksportu mieliśmy wykonany już w pierwszych dniach grudnia.

W liczbach nasz eksport wygląda następująco: całkowita roczna produkcja "Meramatu" wynosi ok. 1 mld 25 mln złotych, z czego 14% stanowi produkcja eksportowa. W 1973 r. eksport głowic przyniósł nam 100 tys. zł dewizowych, a w 1977 r. 5 mln zł dewizowych. Pamięci kasetowe PK-1 eksportujemy do ZSRR, NRD, Rumunii i Czechosłowacji. Nasz eksport do krajów socjalistycznych wynosi ok. 9 mln zł dewizowych.

Tak więc cały eksport - owe 14% produkcji stanowi 14 mln zł dewizowych. Suma ta na pewno wzrosnie, gdy zaczniemy sprzedawać system MERA 9150. Według naszego rozeznania chętnych będzie więcej niż początkowe możliwości produkcyjne.

- Panie Dyrektorze, z naszej dotychczasowej rozmowy wynika, że "Meramat" ma wiele sukcesów. Czemu je zawdzięcza?

- Przede wszystkim ludziom, tej oddanej załodze, o której już mówiłem. Obecnie mamy zatrudnionych ok. 1400 osób w zakładzie i ok. 150 w OBR. I jako ciekawostkę dodam, że administracja dla obu jednostek jest wspólna. Tu dochodzimy do drugiej przyczyny tego co Pani nazwała sukcesem "Meramatu", a mianowicie właściwej organizacji produkcji. Naszą dewizą w Dyrekcji jest: praca spokojna, rytmiczna bez zrywów.

- Jaki jest profil zawodowy załogi?

- Głównie elektrycy i mechanicy. Znaczna część załogi ma średnie wykształcenie techniczne, są to tzw. monterzy sprzętu komputerowego. Mamy podpisaną umowę o współpracę z technikum elektroniki i odpowiednimi wydziałami Politechniki Warszawskiej. W naszym zakładzie uczniowie i studenci odbywają praktyki zawodowe.

Ostatnio, w celu pogłębienia przez studentów wiedzy praktycznej mają oni ćwiczenia, zaliczanie i kolokwia u nas w zakładzie. Jest to naprawdę dobra forma przygotowania do konkretnych zajęć praktycznych.

- Panie Dyrektorze, wprowadzie sprzęt komputerowy nie kojarzy się nam z wyrobami kupowanymi w sklepie, używanymi na co dzień, to czy myślicie o jakiejś produkcji rynkowej?

- Według nas tak wyspecjalizowany zakład i załoga nie powinny podejmować się produkcji byle czego, bo szkoda czasu i kwalifikacji. Nie oznacza to jednak, że nie zastanawiamy się nad tym zagadnieniem. Powstał u nas prototyp elektronicznej gry wizyjnej oraz innych gier elektronicznych. Chcemy znaleźć i opracować taki wyrób, który będzie godny naszego nowoczesnego zakładu.

- W naszej rozmowie kilkakrotnie podkreślił Pan, że sukcesem zakładu jest utrzymanie stałej kadry, mała fluktuacja, duże oddanie załogi.

- Nazwałbym to sukcesem w dziedzinie utrzymywania dobrych stosunków międzyludzkich. Ale właśnie to osiągnięcie dało nam możliwość uzyskiwania dalszych wyników konstrukcyjnych, produkcyjnych i eksportowych. Za nasz duży sukces techniczny uważam skonstruowanie pamięci PT 305 realizującej zapis dwoma metodami 800 i 160 bpi. A wspomniane już 6 miesięcy od momentu podjęcia prac do uruchomienia produkcji nowych typów głowic mówi chyba samo za siebie.

- Panie Dyrektorze, myślę, że wśród tych patriotów zakładu jest również i Pan.

- Ma Pani rację, ja również jestem patriotą "Meramat-u", pracuję w nim od początku, Dyrektorem jestem od 1972 r. Przedtem byłem dyrektorem technicznym w ZAT "Plastik". Razem z załogą przeżywałem przeobrażenie zakładu i razem z nią jestem dumny z naszego dzisiejszego stanu, co nie oznacza, że nie widzę pewnych braków. Staramy się jednak je usuwać i ciągle się rozwijać, aby nie pozostać w tyle. W zaufaniu powiem Pani, że dziś to już lubię "dyrektorowanie", ale gdybym zaczął jeszcze raz, może zatrzymałbym się na którymś z wcześniejszych etapów?

- A jakie to były etapy?

- Jestem absolwentem wydziału mechaniczno-technologicznego PW. Przeszedłem wszystkie stopnie, jakie istnieją w przedsiębiorstwie. Karierę rozpocząłem od konstruktora, potem byłem głównym konstruktorem, głównym technologiem, kierownikiem zakładu, dyrektorem

technicznym, a w końcu dyrektorem. Według mnie największą praktykę w ruchu zdobywa inżynier pracując w małym przedsiębiorstwie, gdzie może się zapoznać z całością zagadnień technicznych, organizacyjnych i ekonomicznych. Ponadto uważam, że inżynier nie powinien za wcześnie podejmować funkcji administracyjnych.

- Co uważa Pan za swój osobisty sukces?

- Fakt, że w trudnych warunkach powojennych, będąc schorowanym i wyniszczonego po pobycie w obozie zdołałem skończyć studia. A także to, że praca w obranym zawodzie dawała mi satysfakcję. Jako dyrektor odczuwam dumę z organizacji swego dnia pracy. My tu w dyrekcji zaczynamy pracę o godz. 7³⁰ i kończymy o 15³⁰. Przypadki siedzenia do późnych godzin są rzadkością. Cóż bowiem z tego, że będę siedział po godzinach i nie odpocznę, jeśli następnego dnia będę tak zmęczony, że nie potrafię dobrze pracować.

- Uważa więc Pan, że dzień pracy dyrektora również się kończy?

- Tak, zawsze wyrażałem pogląd, że aby dobrze i wydajnie pracować, należy mieć czas na odpoczynek. Uznaję zresztą odpoczynek czynny: pływanie, długie spacery. Bardzo lubię chodzić po górach i zawsze tak planuję urlop, aby we wrześniu móc to zrealizować.

- Dziękuję Panu, Panie Dyrektorze, za interesującą rozmowę i życzę dalszych sukcesów w pracy.

Rozmawiała: Ewa Mańkiewicz-Cudny

mgr inż. ŁUKASZ SZYMAŃSKI
OBR Automatyzacji Kompleksowej
„Mera-ZAP-Mont”

AUTOMATYZACJA CIĄGÓW TRANSPORTU TECHNOLOGICZNEGO

Rozwijająca się na naszych oczach rewolucja naukowo-techniczna zmusza kraje o niższym stopniu zaawansowania gospodarczego do szukania najlepszych metod wyrównywania poziomu nauki i techniki w stosunku do przodujących krajów świata. Zlikwidowanie tej rozpiętości własnymi siłami, nie zintegrowanymi w skali międzynarodowej, jest praktycznie niemożliwe.

Opierając się na dotychczasowym doświadczeniu wielu krajów o odmiennych systemach społecznych, które podjęły politykę wykorzystania czynników zewnętrznych dla rozwoju rodzimej nauki i techniki, wyróżnia się w ekonomii politycznej [1] następujące metody wyrównania poziomu nauki i techniki za pomocą czynników zewnętrznych:

- wstępnego rozpoznania /metoda francuska/
- skoku /metoda jugosławińska/,
- kompleksowego podnoszenia poziomu technicznego danej branży, /metoda polska/,
- wyrównywania poprzez dobór rozwiązań częściowych /metoda japońska/,
- pozyskiwania twórców i specjalistów /metoda amerykańska/,
- międzynarodowej kooperacji produkcji i badań,
- międzynarodowej integracji badań i tworzenia wspólnych ośrodków badawczych.

Metoda kompleksowego podnoszenia poziomu technicznego danej branży /gałęzi/, zwana polską, polega na zakupie zespołu licencji na produkcję wyrobów podnoszących poziom techniczny całej branży. Licencja obejmuje również technologię. Metoda ta została zastosowana przez przemysł polski w latach 1958-68, m. in. przy zakupie licencji Polskiego Fiata. Przed przystąpieniem do zakupu obcych rozwiązań poddaje się analizie poziom techniczny własnej produkcji, a mianowicie poziom wyrobu finalnego zarówno z punktu widzenia walorów konstrukcyjnych jak i technologii wytwarzania. Zakup powinien być dokonany w miarę możliwości u

jednego kontrahenta, co sprzyja zachowaniu jednolitości technicznej kompleksu gospodarczego.

Z licencją Polskiego Fiata wiążą się dwie inne, zakupione z Włoch od firmy FATA: na podwieszony transport technologiczny wewnątrz-zakładowy oraz na magazyny wysokiego składowania. Aktualnie prowadzone są w kraju prace naukowo-doświadczone nad możliwością wprowadzenia polskich podzespołów technologicznych oraz polskich układów sterowania w systemie transportu technologicznego podwieszonogo, a w ramach powyższego w Ośrodku Badawczo-Rozwojowym Automatyzacji Kompleksowej "Mera-ZAP-Mont" w Poznaniu realizowany jest temat "System automatyzacji ciągów transportu technologicznego".

W numerze 7 /173/ Biuletynu "Mera" z lipca 1976 r. przedstawiono szczegółową charakterystykę transportu technologicznego i opisano podstawowe urządzenia tworzące ciąg transportu wewnątrzzakładowego. Obecny artykuł stanowi rozwinięcie tego tematu i zajmuje się przede wszystkim metodami automatyzacji w systemie transportu, opisanymi na przykładzie transportu podwieszonogo, stanowiącego specjalizację włoskiej firmy FATA oraz polskiego odbiorcy licencji - "Techmatransu" z Radomia.

1. Układy Sterowania Przenośnikami Podwieszonymi

W firmie FATA projektuje się układy sterowania przenośnikami podwieszonymi na następującej bazie elementowej:

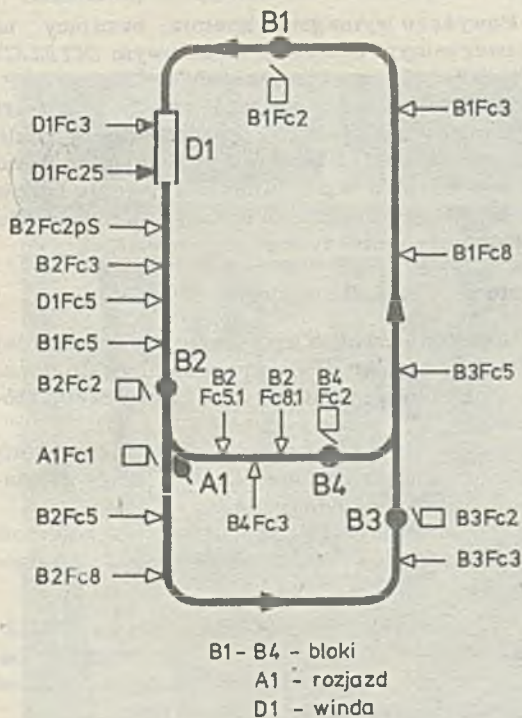
- a/ przekaźniki,
- b/ systemy logiczne:
 - SIMATIC N,
 - SIMATIC CN,
 - SIMATIC C1,
- c/ systemy komputerowe na bazie wyspecjali-

zwanego minikomputera firmy DEA, typu FD-701M.

Układy na przekaźnikach stanowią ok. 30% ogólnych dostaw, a ich odbiorcami są Polska i ZSRR. Dla Polski automatyka realizowana jest w oparciu o własną dokumentację FATY oraz dokumentację Zakładu Projektowo-Konstrukcyjnego "Techmatrans" w Radomiu. Około 30% dostaw opiera się na komputerze FD-701M, z tego około połowa dla ZSRR - głównie jako wyposażenie fabryki samochodów ciężarowych KAMAZ. Reszta, tj. około 40% dostaw realizowanych jest na systemach logicznych SIMATIC N, SIMATIC CN i SIMATIC C1. - mniej więcej równomiernie na każdy z nich. Odbiorcami tych układów są klienci zachodni, w tym włoscy.

W Polsce projektowaniem urządzeń do sterowania przenośnikami powieszonymi zajmuje się Zakład Projektowo-Konstrukcyjny "TECHMATRANSU". W projektach tych wykorzystuje się elementy z importu, głównie z firmy "TELEMECHANIQUE" takie jak: elektromechaniczne przekaźniki pomocnicze, przekaźniki pamięciowe, styczniki, termiki, wyłączniki.

Ostatnio, w ramach prac nad systemem automatyzacji ciągów transportu technologicznego, opracowano w Ośrodku Badawczo-Rozwojowym "Mera-ZAP-Mont" dwa układy pilotowe, bazujące całkowicie na sprzęcie krajowym, przeznaczone do sterowania dwutorowymi przenośnikami powieszonymi:



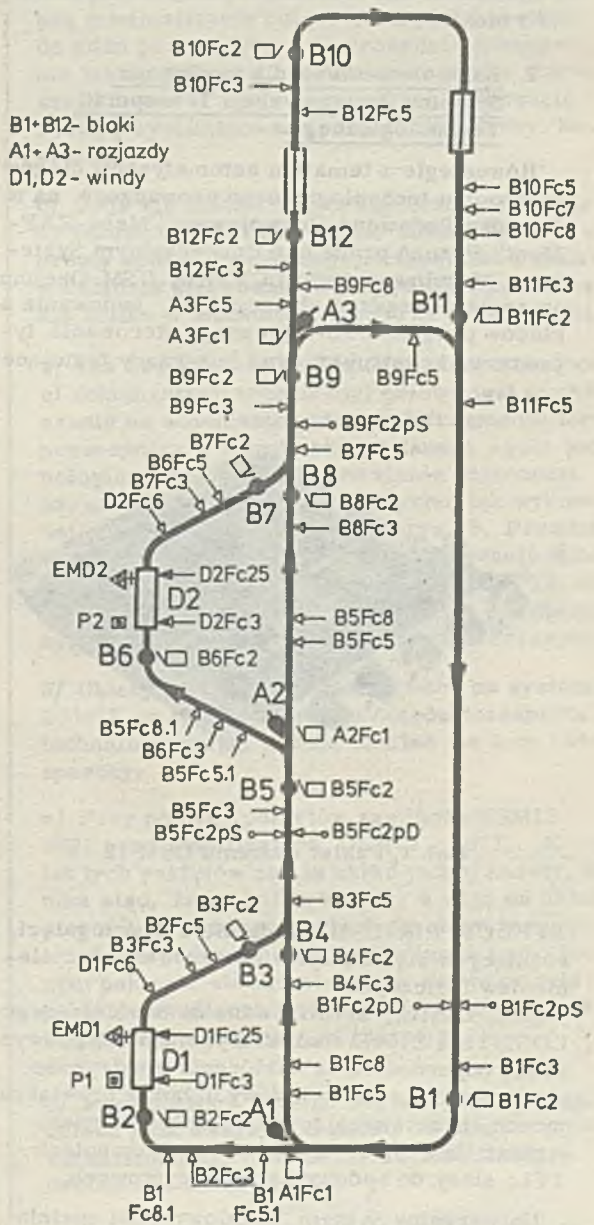
Rys. 1 Szcik toru przenośnika doświadczalnego sterowanego układem USTT-1

- układ USTT1 dla toru doświadczalnego w Radomiu-Potkanowie /rys. 1/ oraz

- układ USTT2 dla sterowania przenośnikiem na Wydziale PW4 w Poznańskiej Fabryce Maszyn Żniwnych.

Układ USTT1 został uruchomiony w czerwcu br. i obejmuje automatyzację trzech podstawowych węzłów technologicznych:

- rozjazdu z blokadą i adresowaniem przy pomocy palca selektywnego umieszczonego na wybranych zawieszkach,
- zjazdu z dwóch torów /alternatywy/ z dwoma blokadami,
- windy o dwóch prędkościach, sprzężonej z blokadą przed windą.



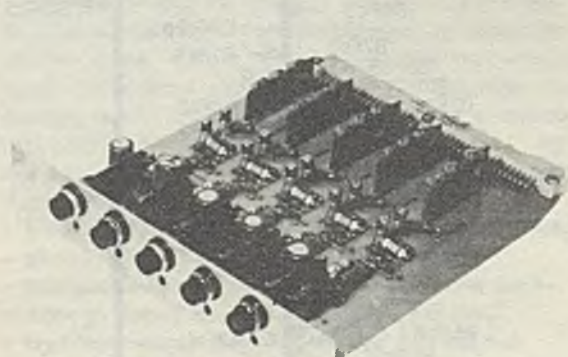
Rys. 2. Szcik toru przenośnika w PFMŻ Poznań sterowanego układem USTT-2

Układ USTT2 dla Poznańskiej Fabryki Maszyn Żniwnych jest aktualnie poddawany próbom laboratoryjnym w Zakładzie Doświadczalnym "Mera-ZAP-Mont". Steruje on przenośnikiem dwutorowym /rys. 2/ obejmującym następujące węzły technologiczne:

- Rozjazd A1 z blokadą na bloku B1,
- Windę D1 z blokadą na bloku B2,
- Zjazd z dwóch torów z blokami B3 i B4,
- Rozjazd A2 z blokadą na bloku B5,
- Windę D2 z blokadą na bloku B6,
- Zjazd z dwóch torów z blokami B7 i B8,
- Rozjazd A3 z blokadą na bloku B9,
- Spadek toru z blokiem B12,
- Wznios toru z blokiem B10,
- Zjazd z dwóch torów sprzężony z rozjazdem A3 i blokiem B11.

2. Baza elementowa dla krajowego Systemu Automatykacji Transportu Technologicznego

Równoległe z tematem automatyzacji ciągów transportu technologicznego prowadzone są w Ośrodku Badawczo-Rozwojowym "Mera-ZAP-Mont" Poznań prace nad Uniwersalnym Systemem Modułowym INTELICYFRIK-USM. Obejmuje on zestaw urządzeń służących do budowania układów programowo-logicznego sterowania, typoszereg konstrukcji oraz przyrządy testujące.



Fot. 1. Pakiet systemu USM 12

INTELICYFRIK-USM składa się z dwóch gałęzi, różniących się rodzajem zastosowanych elementów logicznych:

- gałąź USM12, zrealizowana na bazie szeregu LOGISTER E100H charakteryzująca się podwyższoną odpornością na zakłócenia elektryczne; przeznaczona jest do budowy układów przełączających, przetwarzających sygnały binarne;
- gałąź USM13, zrealizowana na elementach TTL; służy do budowy układów cyfrowych.

Uniwersalny System Modułowy USM spełnia wymagania Krajowego Systemu Automatyki i Pomiarów "POLMATIK" i w związku z tym wchodzi w jego skład, tworząc podsystem INTELICYFRIK. Wymagania stawiane układom

sterowania przenośnikami podwieszonymi, realizowane funkcje oraz warunki pracy tych układów uzasadniły zastosowanie w systemie sterowania ciągów transportu technologicznego podsystemu INTELICYFRIK-USM12. W bardziej rozbudowanych układach część centralna może być zrealizowana na podsystemie USM13, natomiast układy wejściowe, wyjściowe oraz bloki pamięci magnetycznej - na podsystemie USM12.

Przy wyborze bazy elementowej kierowano się następującymi kryteriami i wymaganiami nałożonymi na system automatycznego sterowania ciągów transportu technologicznego:

- 1/ Zastosowany sprzęt powinien być produkcyjny krajowej, eliminującej całkowicie elementy importowane;
- 2/ Wobec dużych potrzeb w zakresie automatyzacji transportu technologicznego układy sterowania powinny być realizowane na sprzęcie uniwersalnym, a więc ujednoliconym, produkowanym seryjnie, ułatwiającym montaż, rozruch i serwis;
- 3/ Cena krajowego systemu automatyzacji ciągów transportu technologicznego powinna być znacznie niższa od analogicznych układów, zrealizowanych na sprzęcie importowanym;
- 4/ Zastosowany sprzęt powinien w maksymalny sposób ułatwić i obniżyć koszt projektowania wiodącym w zakresie ciągów transportu technologicznego Biurze Projektowo-Konstrukcyjnym "Techmatrans";
- 5/ Układy budowane na zastosowanym sprzęcie powinny charakteryzować się dużą niezawodnością działania.

Powyższe wymagania spełnia, bazujący na Uniwersalnym Systemie Modułowym INTELICYFRIK-USM 12, opracowany w OBR "Mera-ZAP-Mont" system automatyzacji ciągów transportu technologicznego USTT. Ponadto układy realizowane na USM12 zapewniają znaczną minimalizację sprzętu w porównaniu z obecnie budowanymi układami na importowanych przekładkach elektromechanicznych.

System USM12 obejmuje:

1. Zestaw uniwersalnych pakietów umożliwiających budowę układów do programowo-logicznego sterowania i kontroli procesów przemysłowych;
2. Typoszereg konstrukcji, obejmujący szafy, pulpity, ramy obrotowe, kasety, płyty montażowe i elementy pomocnicze;
3. Urządzenia testujące - umożliwiające modelowanie układów, próby pakietów i ułatwiające rozruch układów.

Widok wybranego pakietu z zestawu USM12 przedstawiono na fot. 1. Poszczególne pakiety podzielone są na grupy funkcjonalne, odpowiednio zakodowane, obejmujące:

- człony zasilające,
- człony wejściowe,
- funktory logiczne,
- człony sygnalizacyjne,

- człony czasowe,
- człony pamięciowe,
- człony wyjściowe,
- człony różne.

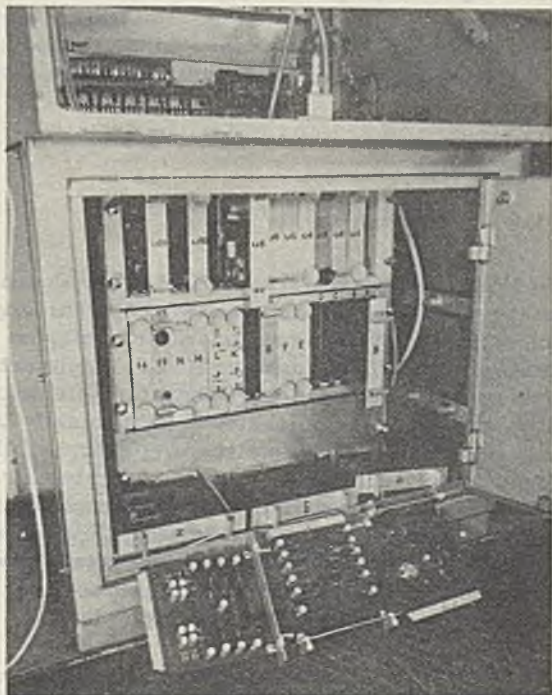
W zakresie konstrukcji USM12 charakteryzuje się dostosowaniem wymiarów zewnętrznych do szeregu wymiarowego 19 cali. Poszczególne pakiety mocowane są w kasetach, mieszczących do 14 pakietów /fot. 2/.

Szczegółowe informacje na temat Uniwersalnego Systemu Modułowego USM12 można znaleźć w "Informatorze Krajowego Systemu Automatyki i Pomiarów POLMATIK, Intelcyfrik - USM12" poprzez OBR "Mera-ZAP-Mont" w Poznaniu lub "Mera-PIAP" w Warszawie.

5. Projektowanie Układów Sterowania Transportem Technologicznym

Doświadczenia zaczerpnięte z analizy metod projektowania w firmie FATA i uzyskane w OBR "Mera-ZAP-Mont" przy realizowaniu dwóch projektów dla obiektów pilotowych prowadzą do następujących wniosków:

1/ Układy sterowania ciągiem transportowym z przenośnikami podwieszonymi i podłogowymi dogodnie jest realizować stosując zasadę, że jedna kaseata jest przeznaczona do sterowania jednym węzłem technologicznym, np. rozjazdem z odpowiadającym mu blokiem lub dwoma mniejszymi węzłami, np. wznosem i spadkiem toru wraz z przyporządkowanymi im blokami. Zasada ta, stosowana przez firmę FATA przy



Fot. 2. Kaseaty z pakietami USM 12

projektowaniu na systemach SIMATIC, ma szereg zalet, a mianowicie:

a/ Jeden schemat ideowy dokumentacji technicznej obejmuje nie tylko całość spraw związanych ze sterowaniem jednym węzłem technologicznym, ale jest to również pełna dokumentacja dla danej kasety. Dzięki temu dokumentacja techniczna nawet dla bardzo rozbudowanych ciągów transportowych jest przejrzysta, a montaż i ruch urządzeń automatyki bardzo wygodny i prosty, bowiem sprowadza się do kolejnego uruchamiania poszczególnych kaset stanowiących wewnętrzną całość;

b/ Metoda ta zwiększa nieco ilość kaset w układzie, lecz równocześnie zapewnia największą minimalizację połączeń między kasetami do kilku przewodów, a to uzasadnia dokonywanie takich połączeń poprzez zewnętrzne złącza szufladowe. W wielu przypadkach całkowicie zostają wyeliminowane połączenia między kasetami.

c/ Staje się możliwe, bez konieczności wymiany całego układu sterowania, dokonywanie w prosty sposób ewentualnych uzupełnień i zmian w układzie sterowania w przypadku wprowadzenia zmian w technologii i w torze przenośnika.

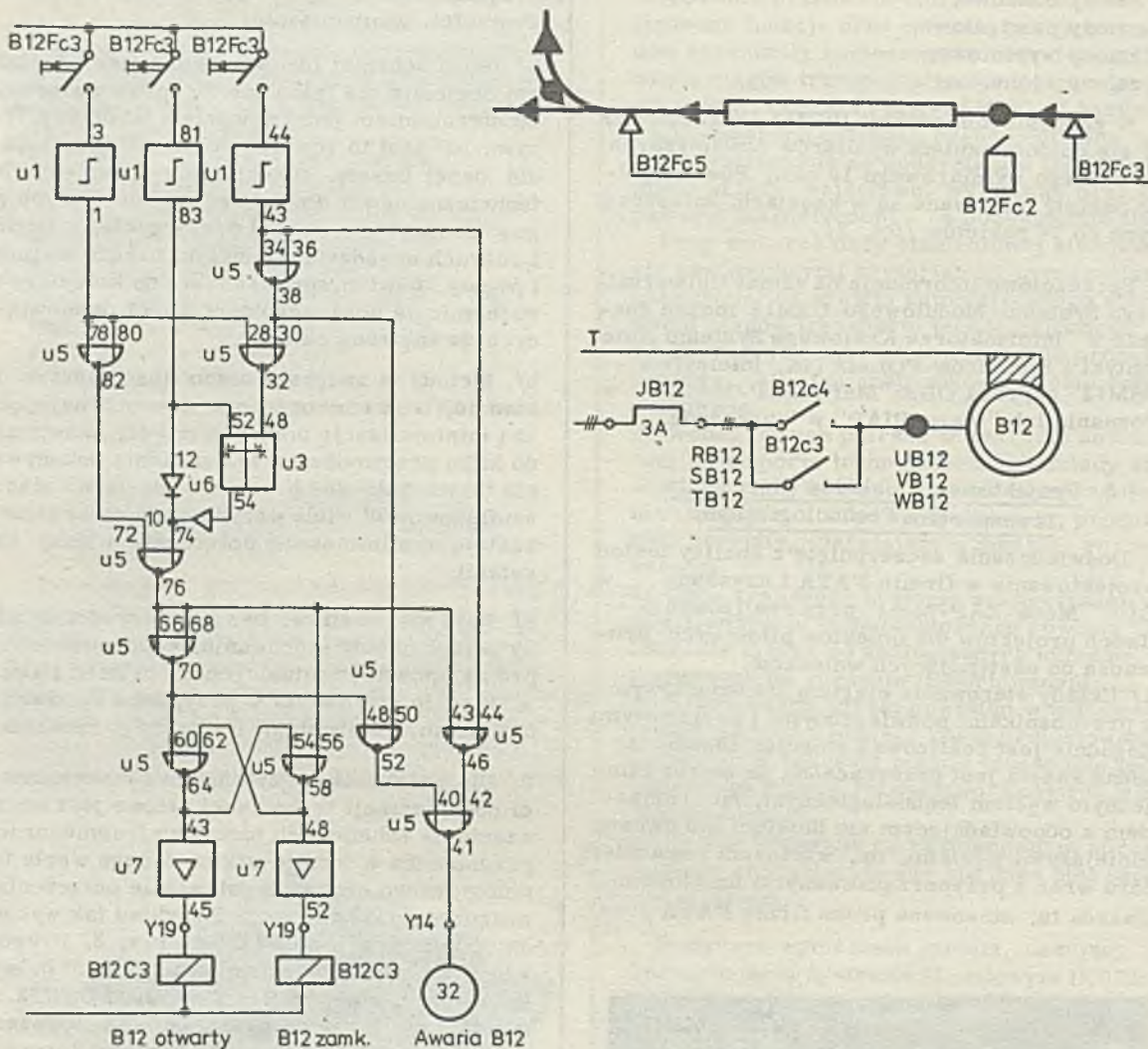
2/ Dla zwiększenia czytelności i funkcjonalności dokumentacji technicznej celowe jest umieszczenie na schematach ideowych fragmentu toru przenośnika w formie szkicu danego węzła technologicznego oraz przedstawienie połączenia urządzeń wykonawczych. Przykład tak wykonanej dokumentacji pokazano na rys. 3. Przedstawia on fragment dokumentacji sterowania spadkiem toru z blokiem B12 dla układu USTT2, sterowania dwutorowym przenośnikiem podwieszonym w Poznańskiej Fabryce Maszyn Żniwnych.

3/ Układy sterowania zrealizowane na systemie USM12, w tym również dla ciągów transportu technologicznego, można zasilac na trzy różne sposoby:

a/ Przy pomocy pakietów zasilacza USM12 - 0021 oraz stabilizatora USM12 - 0011. Komplet tych pakietów zasila układ jednej kasety. Wynika stąd, że na każdą kasetę, a więc na układ sterowania każdego węzła technologicznego potrzeba po jednym pakiecie zasilacza i po jednym pakiecie stabilizatora - w sumie po tyle pakietów zasilacza i stabilizatora, ile jest węzłów technologicznych /kaset/;

b/ Przy pomocy jednego wspólnego dla całego układu /dla wszystkich kaset/ zasilacza nie-stabilizowanego oraz pakietów stabilizatora osobno dla każdej kasety ;

c/ Przy pomocy jednego dużego zasilacza stabilizowanego, zasilającego równolegle układy sterowania wszystkich węzłów technologicznych, a więc wszystkie kasety.



Rys. 3. Sterowanie blokiem B12

Zasilanie przy pomocy jednego wspólnego zasilacza stabilizowanego jest zasadniczo stosowane dla dużych wielokasetowych układów. Zalecane jest już przy układach 4-kasetowych. Mniejsze układy zaleca się zasilać przy pomocy pakietów systemu USM12, przy czym wersja ze wspólnym zasilaczem niestabilizowanym jest głównie stosowana w przypadkach dużego opakowania kaset, dzięki czemu odzyskuje się w każdej kasce jedną pozycję w miejsce pakietu zasilacza.

4. Problemy i efekty wdrożenia systemu USTT

Duże zapotrzebowanie na wewnątrzzakładowy transport technologiczny uzasadniło podjęcie w Ośrodku Badawczo-Rozwojowym Automatyza-

cji Kompleksowej "Mera-ZAP-Mont" w Poznaniu prac nad opracowaniem i wdrożeniem anty-importowego Systemu automatyzacji ciągów transportu technologicznego USTT. Ponieważ system został sprawdzony laboratoryjnie oraz eksploatacyjnie na obiekcie, Wielkopolskie Zakłady Automatykacji Kompleksowej "Mera-ZAP-Mont" mogły zgłosić do Przedsiębiorstwa Projektowania i Dostaw Transportu Technologicznego i Magazynowania "Techmatrans" gotowość realizacji dostaw układów zaprojektowanych wg systemu USTT w Zakładzie Projektowo-Konstrukcyjnym "Techmatrans" w Radomiu.

Wdrożenie w "Techmatransie" projektowania układów sterowania przenośnikami podwieszonymi na systemie USTT będzie możliwe dzięki zaplanowanemu na I kwartał 1978 r. szkoleniu dla projektantów w zakresie realiza-

cji układów na INTELICYFRIK-USM12. Szkolenie przeprowadzą specjaliści OBRAK "Mera-ZAP-Mont". Zatwierdzony program szkolenia obejmuje nie tylko część teoretyczną, lecz również realizację układu automatyki dla konkretnego obiektu, a w związku z tym szereg ćwiczeń laboratoryjnych, głównie przy modelowaniu układów. W tym celu zostanie udostępnione projektantom ZPK "Techmatrans" laboratorium elektroniczne oraz niezbędny sprzęt i aparatura do modelowania.

Wszystko, o czym wyżej powiedziano, zmierza do jednego zasadniczego celu - do jak najszybszego wyeliminowania z układów sterowania przenośnikami podwieszonymi - kłopotliwego i drogiego importu. Dotychczas bowiem wszystkie układy były oparte niemal wyłącznie na elementach importowanych z zachodu, a nawet - i to w większości przypadków - kupowano całe układy kompletowane za granicą, głównie we Francji.

Wdrożenie do automatyzacji ciągów transportu technologicznego systemu USTT nie tylko spowoduje całkowitą eliminację importu z układów sterowania, lecz również da szereg innych efektów.

Układy USTT realizowane na elektronicznym systemie INTELICYFRIK-USM12 są nowocześniejsze od dotychczas projektowanych układów przekaźnikowych. Wyeliminowanie ze sterowania elementów stykowych zwiększa niezawodność układów, a także poszerza możliwości projektowe.

Wysoki, 24-woltowy poziom jedynki logicznej podstawowego sprzętu systemu USTT zapewnia dużą odporność na zakłócenia przemysłowe. Ponadto ulegną znacznej minimalizacji gabaryty

szafek sterowniczych oraz nastąpi zmniejszenie poboru mocy elektrycznej przez układy automatyki.

Uporządkowanych zostanie sporo spraw organizacyjnych związanych z kompleksowymi dostawami ciągów transportowych. Generalnym dostawcą ciągu będzie - jak dotychczas, PPI DTTiM, "Techmatrans". Poddostawcą automatyki stanie się jedno przedsiębiorstwo - "Mera-ZAP-Mont", które oprócz produkcji sprzętu i kompletacji układów odpowiadać będzie za montaż, rozruch i serwis urządzeń na obiekcie.

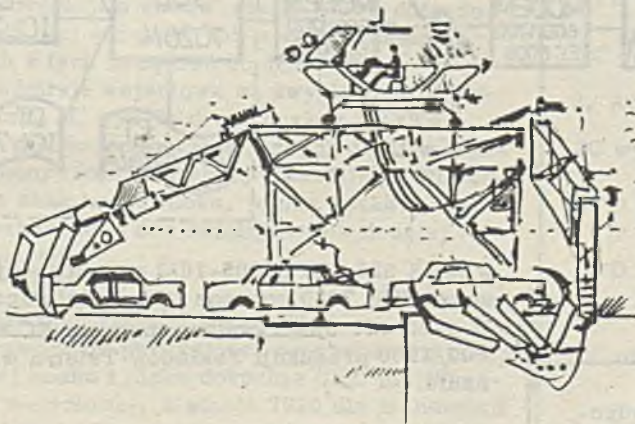
Dotychczas powyższe prace wykonywało wielu różnych kooperantów, co bynajmniej nie ułatwiało pracy. Nie bez znaczenia jest również fakt, że zastosowany sprzęt, czyli INTELICYFRIK - USM12 jest sprzętem uniwersalnym, o rozległym obszarze zastosowań, spełniającym wymagania KSAP "POLMATIK". Reasumując, należy wyrazić nadzieję, że już ostatnie importowane układy sterowania ciągami transportu technologicznego będą uruchamiane w naszym kraju, a od połowy 1978 roku ZPK "Techmatrans" przejdzie na krajowy system USTT z pożytkiem dla projektantów i przyszłych użytkowników.

L i t e r a t u r a :

[1] W. Spruch "Strategia postępu technicznego" PWE Warszawa, 1974 r.

[2] "Informator POLMATIK. Intelicyfrik-USM 12", OBR AK Poznań 1977 r.

[3] Projekt techniczny układu USTT2, OBR AK Poznań 1977 r.



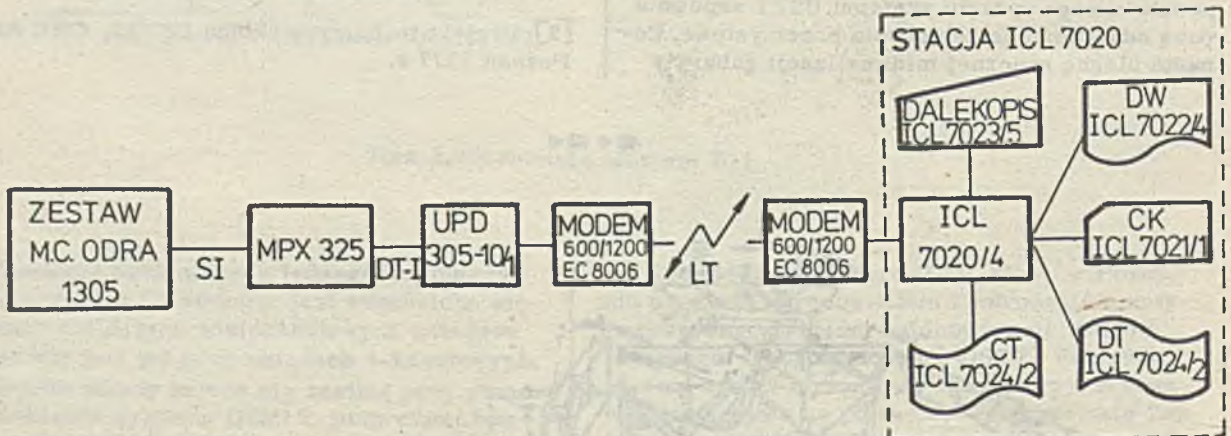
mgr inż. ZOFIA GAJEK
 mgr inż. ALICJA KUBERSKA
 mgr inż. ANNA TABOR
 OBR Komputerowych Systemów
 Automatyki i Pomiarów "Mera-Elwro"

WSPÓŁPRACA URZĄDZEŃ TRANSMISJI DANYCH UPD 305-10/1 Z MULTIPLEKSOREM MPX-325, MODEMEM 600/1200 EC 8006 ORAZ STACJĄ KOŃCOWĄ 7020/4

W chwili obecnej w Zakładzie Uruchomień i Wdrożeń Pilotowych Systemów Komputerowych OBR Centrum "Mera-Elwro" prowadzone są prace nad wdrożeniem w systemie komputerowym ODRA 1300 kolejnego urządzenia teletransmisji danych produkcji krajowej UPD305-10. W sierpniu br. zakończono badania nad modelem tego urządzenia, pracującego w zestawie pokazanym na schemacie blokowym.

UPD 305-10 jest urządzeniem umożliwiającym transmisję danych na liniach telefonicznych z szybkością 600 lub 1200 bitów/s. W trakcie prac wdrożeniowych jako urządzenie końcowe pracowała stacja ICL 7020.

W najbliższym czasie przewiduje się zastąpienie stacji ICL 7020 terminalem produkcji krajowej, wyposażonym w emulator urządzenia ICL 7020. Zestaw ODRA 1305 wyposażony



SI - Standard Interfejs ODRA 1300
 DTI - Data Terminal Interfejs
 S2 - Interfejs S2

Przewiduje się dwie wersje tego urządzenia: UPD 305-10/1 i UPD 305-10/3. UPD 305-10/1 pracuje w jednym z podkanałów MPX 325. UPD 305-10/3 jest wersją uniplexersową, która umożliwia podłączenie UPD 305-10 bezpośrednio do kanału znakowego mc. serii ODRA 1300.

w MPX 325 i UPD 305-10/1 współpracuje ze stacją ICL 7020 poprzez łącze telefoniczne. W systemie wykorzystano modemy EC 8006/600/1200 produkcji Zakładów Telettra w Poznaniu.

Współpraca UPD 305-10/1 z MPX 325

UPD 305-10/1 został połączony z JC ODRA 1305 poprzez jeden z podkanałów MPX 325. Interfejs pomiędzy UPD i MPX jest niestandardowy.

wy i nosi nazwę DTI /Data Terminal Interface/. Oprócz typowych dla MPX rozkazów inicjujących operacje wejścia-wyjścia, współpraca z UPD 305-10/1 wymagała wprowadzenia dodatkowego rozkazu ARREST /Kod 26/. Rozkaz ten wysyłany jest z JC i deszyfrowany w podkanale MPX, a następnie wysyłany do UPD jako specjalny sygnał w interfejsie DTI /ARREST/. Realizacja tego rozkazu wymagała dokonania zmian zarówno w podkanale MPX jak i w kablu DTI. Rozkaz ARREST ma za zadanie przerwanie strumienia danych ze zdalnych urządzeń wejściowych /czytnik taśmy, czytnik kart, dalekopis/, co może być spowodowane np. przepełnieniem buforów programowych w JC.

Po otrzymaniu z JC rozkazów PISZ lub CZYTAJ MPX inicjuje transmisję danych. Dane przesyłane na liniach informacyjnych interfejsu DTI są znakami siedmio-bitowymi bez bitu parzystości w kodzie ISO. Konwersji kodów z 6-bitowego kodu wewnętrznego m.c. serial Odra 1300 na 7-bitowy kod zewnętrzny ISO i w kierunku przeciwnym dokonuje MPX.

Wśród danych wyjściowych mogą być zarówno sekwencje sterujące jak i dane wysyłane do urządzeń wyjściowych stacji 7020. MPX nie interpretuje formatu informacji, dokonuje tego UPD i stacja 7020. Jeśli JC wyśle do MPX drugi rozkaz PISZ przed zakończeniem wykonania pierwszego rozkazu, to zostanie on zapamiętany w podkanale i po zakończeniu pierwszej transmisji /wyczerpanie licznika znaków w JC/ będzie ona dalej kontynuowana aż do odebrania przez UPD znaku końca. Zastosowanie transmisji kontynuowanej jest ułatwieniem programowym, ponieważ pozwala wysłać bloki z nieciągłych pól pamięci, a długość bloku może wynosić maksymalnie 162 znaki w kodzie wewnętrznym /81 znaków w kodzie ISO/. Maksymalna długość bloku wynika z wymagań stacji 7020.

Zwykle po każdej transmisji wyjściowej UPD inicjuje transmisję wejściową w celu przesłania informacji o stanie stacji 7020 i dołączonych do niej urządzeń lub w celu przesłania danych z tych urządzeń do JC.

Transmisje wejściowe są zwykle typu długi blok, tzn. JC wysyła drugi rozkaz CZYTAJ przed zakończeniem pierwszego. Jeśli w trakcie wykonywania pierwszej transmisji UPD odbierze znak końca bloku, to oba rozkazy zostaną zakończone bez zainicjowania drugiej transmisji.

Badanie poprawności transmisji

Sprawdzenie parzystości poprzecznej i podłużnej znaku i bloku dokonuje UPD dla transmisji wejściowej, a stacja 7020 dla transmisji wyjściowej. Dla obu kierunków transmisji informację o poprawności transmisji wysyła UPD do podkanału MPX na specjalnej linii interfejsu /ERI/. W przypadku zakończenia transmisji z błędem I C może powtórzyć transmisję ostatniego bloku.

Współpraca z Modemem

Podczas prac wdrożeniowych UPD 305-10/1 współpracowało z Modemem EC 8006 na linii trwałej czteroprzewodowej z szybkością 600 lub 1200 bodów w systemie synchronicznym. System połączeń UPD z modemem jest standardowym interfejsem S2 CCITT V24. Praca odbywa się w półduplesie, lecz ze względu na niekorzystne dla pracy stacji 7020 warunki czasowe /opóźnienie czasowe pomiędzy sygnałami na liniach 105 i 106/, modem i UPD ustawiono na pracę dwukierunkową, jednoczesną /duplex/, a linię 105 w UPD 305-10ysterowano na stałe.

Funkcje UPD 305-10/1

Przesyłanie informacji może przebiegać w dwóch kierunkach: do/z Jednostki Centralnej. Ponieważ każda z transmisji danych ma odmienną realizację, zostaną one opisane oddzielnie.

Obie transmisje realizowane są w 4 etapach:

- Adresowanie Stacji Końcowej /General Poll/.
- Adresowanie urządzenia Stacji Końcowej /Specific Poll/.
- Właściwa transmisja danych: Wejściowa lub Wyjściowa.
- Zakończenie transmisji danych.

Każdy z etapów jest sekwencją znaków o określonym formacie i jest inicjowany oddzielnie przez JC /PISZ/CZYTAJ/.

Transmisja Wyjściowa

Sekwencja PISZ po wysłaniu rozkazu trwa aż do zakończenia jej przez UPD, które zmienia kierunek transmisji i oczekuje na rozkaz CZYTAJ z JC, aby przesłać odpowiedź.

• Format informacji

1. Adresowanie Stacji Końcowej
 JC wysyła: EOT, Adres Stacji, ENQ
 UPD wysyła do stacji: SYN, SYN, EOT, Adres Stacji, ENQ
 UPD odbiera ze stacji: SYN, SYN, Adres Stacji, Status Stacji, ACK
 JC odbiera: Adres Stacji, Status Stacji
2. Adresowanie urządzenia Stacji Końcowej
 JC wysyła: EOT, Adres Stacji/Urządzenia, ENQ
 UPD wysyła do stacji: SYN, SYN, EOT, Adres Stacji/Urządzenia, ENQ
 UPD odbiera ze stacji: SYN, SYN, Adres Stacji/Urządzenia, Status Urządzenia, ACK
 JC odbiera: Adres Stacji/Urządzenia, Status Urządzenia
3. Transmisja danych
 I Blok, gdy zawiera nagłówek / < 80 znaków/
 JC wysyła: SOH, Nagłówek, STX, Dane, ETB
 UPD wysyła do stacji: SYN, SYN, SOH, Nagłówek, STX, Dane, ETB, Znak Parzyst.

UPD odbiera ze stacji: SYN, SYN, Status Urządzenia, ACK

JC odbiera: Status Urządzenia

II Blok kolejny

JC wysyła: STX, Dane, ETB

UPD wysyła do stacji: SYN, SYN, STX, Dane, ETB, Znak Parzyst.

UPD odbiera ze stacji: SYN, SYN, Status Urządzenia, ACK

JC odbiera: Status Urządzenia

Kolejne bloki kończące się znakiem ETB /Konec Bloku/ będą miały powyższy format.

III Blok ostatni

JC wysyła: STX, Dane, ETX

UPD wysyła do stacji: SYN, SYN, Dane, ETX, Znak Parzyst.

UPD odbiera ze stacji: SYN, SYN, Status Urządzenia, ACK

JC odbiera: Status Urządzenia

4 Zakończenie transmisji danych

Aby ostatecznie zakończyć transmisję i zwolnić wybrane urządzenie, po ostatnim bloku danych, należy ponownie przesłać sekwencję adresową stacji, a w odpowiedzi zostanie przysłany status stacji.

Brak powyższej sekwencji powoduje, że transmisja zakończy się TIME OUT /przekroczenie czasu oczekiwania na kolejne dane/, gdyż urządzenie jest nadal wybrane i znajduje się w stanie oczekiwania na dalsze dane.

▼ Informacje o realizacji Transmisji Wyjściowej

UPD przed przesłaniem danych w linię telefoniczną, zamienia je z postaci równoległej na szeregową. Przed każdą wysłaną informacją UPD dodaje 2 znaki SYN, których rozpoznanie przez Stację Końcową potwierdza dostrojenie się Modemu na obu końcach linii telefonicznej. Po każdym bloku lub komunikacie, tzn. po znakach ETB lub ETX, UPD przesyła znak parzystości bloku. Znak parzystości bloku nie jest wysyłany po ACK, NAK, ENQ, EOT.

Znaki STX, SOH nie są wliczane do znaku parzystości bloku, lecz służą do rozpoczęcia naliczania parzystości. Po przesłaniu znaku parzystości bloku UPD przełącza się na odbiór i oczekuje statusu urządzenia.

Gdy Stacja Końcowa odbiera poprawny blok danych, dodaje 1 do licznika bloków /modulo 2/ i ustawia odpowiednio bit 2⁵ w statusie urządzenia, który następnie przesyła do UPD dodając znak ACK.

Gdy Stacja Końcowa /7020/ wykryje błąd w danych, wtedy nie dodaje 1 do licznika bloków i wysyła status urządzenia i NAK

- UPD ma również własny licznik bloków /modulo 2/, do którego dodaje 1 po wysłaniu znaku parzystości bloku.

- UPD odbierając status urządzenia porównuje bit 2⁵ statusu z własnym licznikiem bloków oraz sprawdza, czy odebrany został ACK czy NAK.

- Poprawny licznik bloków i ACK lub niepoprawny licznik bloków i NAK traktowane są

jako odpowiedź ważna. W przypadku NAK wysterowana jest również linia ERI /sygnalizuje BŁĄD w interfejsie DTI/.

- Gdy status urządzenia z ACK ma niepoprawny licznik bloków, lub status urządzenia z NAK ma poprawny licznik bloków odpowiedź jest nieważna, linia DFI /oznaczająca stan transmisji/ nie gaśnie i rozpoczyna się procedura ENQ, którą stosuje się, aby otrzymać poprawny status urządzenia po bloku danych, w następujących przypadkach:

1. ACK i niepoprawny stan na bicie 2⁵ w statusie urządzenia lub NAK i poprawny stan na bicie 2⁵ w statusie;
2. został wykryty BŁĄD /E R R O R - bit 2³ w statusie urządzenia/;
3. Jednostka Centralna nie wysyła rozkazu czytaj dla przesłania statusu urządzenia;
4. status urządzenia nie jest odbierany przez 0,5 sek.

W powyższych przypadkach UPD generuje i przesyła pojedynczy znak ENQ i powtarza go co 0,5 sek, aż do otrzymania ważnej odpowiedzi /statusu/ lub do przekroczenia czasu /TIME OUT/ 10 sek.

Przekroczenie czasu /TIME OUT - 10 sekundowy/ pojawia się, gdy:

1. przez 10 s nie przychodzą z MPX dane do UPD,
2. przez 10 s UPD nie otrzyma od Stacji Końcowej ważnej odpowiedzi /statusu urządzenia/ na przesłane dane.

Transmisja Wejściowa

Seqwencja adresowa /transmisja PISZ/ trwa aż do zakończenia jej przez UPD, która zmienia kierunek przesyłania i oczekuje na sekwencję CZYTAJ, aby przesłać odpowiedź lub dane.

● Format informacji

1. Adresowanie Stacji Końcowej - identycznie jak dla transmisji wyjściowej

2. Adresowanie Urządzenia Stacji Końcowej
JC wysyła: EOT, Adres Stacji/Urządzenia, ENQ

UPD wysyła do stacji: SYN, SYN, EOT, Adres/ Stacji/Urządzenia, ENQ

Dla transmisji wejściowej na powyższy komunikat nie zostanie przesłana odpowiedź /status urządzenia/, lecz nastąpi transmisja pierwszego bloku danych /o ile urządzenie jest operatywne/. Gdy zaadresowane urządzenie nie jest operatywne po 10 sek. do programu zostanie zasygnalizowane przekroczenie czasu /TIME OUT/.

3. Transmisja danych

I Blok, gdy zawiera nagłówek

UPD odbiera ze stacji: SYN, SYN, SOH, Nagłówek STX, Dane, ETB lub ETX, Znak Parzystości

JC odbiera: SOH, Nagłówek, STX, Dane, ETB lub ETX

UPD wysyła do Stacji Końcowej: SYN, SYN, Status UPD, ACK

II Blok kolejny lub pierwszy bez nagłówka
UPD odbiera ze stacji: SYN, SYN, STX, Dane, ETB lub ETX. Znak Parzyst.

JC odbiera: STX, Dane, ETB lub ETX
UPD wysyła do stacji: SYN, SYN, Status UPD, ACK

III Blok ostatni
UPD odbiera ze stacji: SYN, SYN, Dane, ETX, Znak Parzyst.

JC odbiera: Dane, ETX
UPD wysyła do stacji: SYN, SYN, Status UPD, ACK

4. Zakończenie transmisji
UPD po zdeszyfrowaniu znaku EOT kończy transmisję i zwalnia wybrane uprzednio urządzenia.

Znak EOT generuje jednostka sterująca Stacji Końcowej /7020/ np. dla Czytnika Taśmy po wykryciu końca taśmy, dla Czytnika Kart na sygnał "pusty pojemnik" po przeczytaniu ostatniej karty.

• Informacje o realizacji Transmisji Wejściowej

UPD zamienia dane odbierane z linii z postaci szeregowej na równoległą.

Znaki sterujące odebrane z linii są przesyłane do JC oprócz SYN, ACK, NAK, ENQ i kolejnych /oprócz pierwszego/ znaków STX.

UPD generuje znak parzystości bloku z tym, że:

1. SOH nie jest wliczany do znaku parzystości bloku,

2. STX służy do zdefiniowania końca nagłówka i oznaczenia początku tekstu. Służy również do rozpoczęcia naliczania parzystości.

- Pierwszy STX w komunikacie jest wliczony do znaku parzystości bloku /tzn. STX po SOH/.
- Kolejne znaki STX /aż do ETX/ nie są wliczane do znaku parzystości bloku, a zarazem nie są przesyłane do JC.

- Gdy komunikat zaczyna się od STX /a nie od SOH/, wtedy pierwszy STX również nie jest wliczany do znaku parzystości bloku;

3. znak parzystości bloku nie jest przesyłany do JC;

4. znak parzystości bloku nie jest wysyłany po ACK, NAK, ENQ i EOT.

UPD po odebraniu bloku porównuje znak parzystości bloku przysłany przez Stację Końcową 7020 z własnym naliczaniem podczas przyjmowania danych. Gdy blok został odebrany poprawnie, UPD wysyła do Stacji Końcowej status UPD i ACK; gdy został wykryty błąd, to zamiast znaku ACK zostaje wysłany NAK. Ponadto, gdy blok danych został odebrany poprawnie, UPD dodaje 1 do własnego licznika bloków /bit 2^5 w statusie UPD/; natomiast gdy blok został odebrany z błędem, UPD nie dodaje 1 do licznika bloków.

Gdy status UPD nie dotarł do Stacji Końcowej lub jest nieważny. Stacja Końcowa generuje i przesyła do UPD znak ENQ powodując re-

transmisję statusu UPD. W znaku statusu UPD wykorzystane są jedynie pozycje 2^1 - ostrzeżenie i 2^5 - licznik bloków. Pozycje 2^0 , 2^2 , 2^3 , 2^4 są nieużywane i równe 1. Status ostrzeżenie / $2^1 = 0$ - zapalony/ zostaje ustawiony po otrzymaniu z podkanału MPX sygnału na linii ARREST.

W przypadku odebrania danych o niewłaściwym formacie UPD reaguje w następujący sposób:

- niewłaściwie odebrane znaki SYN - UPD czeka na przyjscie znaku ENQ /od Stacji Końcowej/ zanim powtórzy ostatni status UPD i ACK lub NAK;

- UPD nie rozpoznało SOH/STX lub ETB/ETX - wtedy czeka na znak ENQ /od Stacji Końcowej/ zanim prześle status UPD i ACK lub NAK;

- gdy SOH/STX zostały rozpoznane, a ETB/ETX nie /na linii 104 - Dane Odbierane jest "1" przez 30 msek/ UPD czeka na znak ENQ zanim prześle status UPD i NAK;

- gdy SOH/STX nie zostaną rozpoznane a ETB/ETX tak, wtedy UPD przesyła odpowiedź NAK nie czekając na przysłanie znaku ENQ.

Opis funkcjonalny stacji ICL 7020

Zdalna Stacja Wsadowego Przetwarzania Danych ICL 7020 zwana Stacją Końcową składa się z:

- Czytnika Kart CK ICL 7022/1,
- Drukarki Wierszowej DW ICL 7021/4,
- Czytnika Taśmy Papierowej CT ICL 7024/2,
- Dziurkarki Taśmy Papierowej DT ICL 7025/1
- Dalekopisu ICL 7023/5,
- Jednostki Sterującej ICL 7020/4.

Szybkość przesyłania znaków pomiędzy Jednostką sterującą a urządzeniami dochodzi do 153 000 zn/s. Stacja Końcowa ma wbudowaną pamięć na linii opóźniającej o pojemności 176 znaków. Maksymalna długość bloku wynosi 81 znaków danych w kodzie ISO i to narzuca długość transmisji z JC. W pamięci Stacji Końcowej można zgromadzić dwa bloki, a 16 dodatkowych znaków pozwala na rozdzielenie bloków i na rozpoczęcie przyjmowania trzeciego bloku już podczas przesyłania pierwszego z nich do urządzeń lub linii. Blok przesyłany z pamięci Stacji Końcowej jest w niej pamiętany, aż do uzyskania potwierdzenia poprawności transmisji /bit 2^5 statusu UPD i ACK/.

Organizacja pamięci Stacji Końcowej

• Wpisywanie do pamięci

Znak w pamięci Stacji Końcowej składa się z 10 bitów, tj. bit startu, bit markera, siedem bitów znaku i bit parzystości. Bit markera jest bitem technicznym, jego funkcja jest opisana przy odczycie z pamięci po linii. W trakcie wpisywania znaków do pamięci są one liczone. Jako znak 81 dla urządzeń WE zostanie wymuszony znak ETB, a następane znaki tworzą kolejny blok rozpoczynający się wymuszonym technicznie znakiem STX. Jeśli wśród znaków danych pojawi się znak IS2, IS3, IS4 lub DC4, to bezpośrednio po nim zostanie wymuszony technicznie znak ETX. Kolejne bloki rozdzie-

lane są przerwami o długości 3 znaków. Logika Stacji Końcowej jest tak zorganizowana, że właśnie po tych przerwach rozpoznaje nowy blok. Przesłanie każdego bloku wymaga oddzielnego rozkazu.

Jeśli w pamięci zostanie rozpoznany trzeci blok, to wpisywanie do niej jest blokowane, aż do czasu wysłania jednego bloku. Dla bloków wpisywanych z linii stwierdzenie błędnego znaku parzystości bloku spowoduje wysłanie do UPD sekwencji SYN, SYN, STATUS URZADZENIA, NAK i równocześnie skasowanie tego bloku w pamięci Stacji Końcowej.

JC może przesłać ten blok ponownie.

● Czytanie z pamięci

Odczyt z pamięci Stacji Końcowej jest zorganizowany w różny sposób zależnie od kierunku transmisji do Stacji Końcowej /WY/ czy ze stacji /WE/. Czytanie znaków z pamięci Stacji Końcowej do urządzenia WY jest sterowane przez to urządzenie. Po odczytaniu z pamięci każdy znak jest kasowany. Przy czytaniu z pamięci w celu przesłania do linii znak odczytany ma automatycznie skasowany bit markera. Pozostałe bity zostają w pamięci w celu ewentualnego odtworzenia całego bloku w przypadku stwierdzenia błędnej transmisji.

Po przesłaniu znaku parzystości bloku Stacja Końcowa zmienia kierunek transmisji i oczekuje na odpowiedź o poprawności transmisji /SYN, SYN, STATUS UPD, ACK lub NAK/. Otrzymanie przez nią znaku ACK powoduje kasowanie bloku, natomiast NAK powoduje odtworzenie bitów markera. Ponowne przesłanie tego bloku jest sterowane przez program z JC.

Statusy

Ze Stacji Końcowej do JC poprzez UPD przesyłane są 2 statusy.

Status Stacji Końcowej jest wysyłany po rozpoznaniu przez nią swego adresu. W tym statusie podawana jest informacja o gotowości urządzeń.

Interpretacja bitów statusu jest następująca.

- 2^0 - "1" - CT "gotów"
- 2^1 - "1" - DT "gotów"
- 2^2 - "1" - CK "gotów"
- 2^3 - "1" - DW "gotów"
- 2^4 - "1" - "gotów" - wejście z Dalekopisu
- 2^5 - "1" - "gotów" - wyjście z Dalekopisu
- 2^6 - jest zawsze "1".

Statusy urządzeń wyjściowych wskazują stan tych urządzeń. Interpretację poszczególnych bitów statusu urządzenia podano poniżej.

- 2^0 - "1" - urządzenie operatywne
- 2^1 - "0" - oznacza ostrzeżenie - pojawia się po bloku, w trakcie którego urządzenie wyjściowe wykryje zatrzymanie np. dla DT, gdy zadziała czujnik braku taśmy.

2^2 - "0" - uwaga - należy zakończyć bieżącą transmisję, bo pojawiło się żądanie transmisji WE, dla Dalekopisu, które ma najwyższy priorytet programowy.

2^3 - "0" - błąd urządzenia WY - powoduje go nieoperatywność urządzenia. Po wysłaniu statusu kasowane są wszystkie znaki w pamięci urządzenia. Wznowienie transmisji jest możliwe dopiero po interwencji operatora.

2^4 - "0" - oznacza pamięć pełna - tj. ostatnio przesyłany blok nie został przyjęty z powodu zapełnienia pamięci i należy go przesłać ponownie.

2^5 - - wskazuje /modulo 2/ ilość bloków poprawnie przesłanych.

2^6 - jest zawsze "1".

● Urządzenia WE otrzymują status UPD przesyłany po przyjęciu każdego bloku. Na podstawie tego statusu odbywa się sterowanie pobieraniem dalszych informacji z urządzeń stacji. Bity tego statusu oznaczają:

2^1 - "0" - "ostrzeżenie". Powoduje ono zakończenie wprowadzania danych z urządzenia po wykryciu znaku ETX na wejściu pamięci Stacji Końcowej. Po przesłaniu wszystkich danych z pamięci, Stacja Końcowa wygeneruje EOT i zwolni urządzenie.

2^5 - wskazuje ilość bloków poprawnie przesłanych.

Urządzenia WY

● Drukarka wierszowa /DW/ jest urządzeniem buforowym bez możliwości powtarzania bloków. Pierwszym znakiem danych musi być efektor formatu FF2 - FFS, Wysłanie z JC znaku DC3 przed ETX powoduje zwolnienie drukarki.

Znak DC4 wysłany na końcu danych powoduje oddzielenie drukarki.

● Dziurkarka taśmy /DT/ jest urządzeniem niebuforowanym. Dane do urządzenia są przesyłane z pamięci Stacji Końcowej z dodaniem bitu parzystości, ale parzystość nie jest sprawdzana przez logikę dziurkarki.

Wysłanie znaku DC3 do dziurkarki po otrzymaniu z niej statusu z zapalonym bitem "ostrzeżenie" spowoduje oddzielenie. Jeśli w statusie nie było "ostrzeżenia" dziurkarka nie będzie oddzielona, a znak DC3 zostanie pominięty.

Znak DC4 powoduje oddzielenie dziurkarki.

● Dalekopis jest urządzeniem buforowanym o pojemności pamięci 176 znaków. W związku z małą szybkością drukowania przez Dalekopis, w trakcie transmisji WY jego pamięć wewnętrzna jest zapełniona od chwili przyjęcia dwóch bloków, aż do chwili wydrukowania jednego z nich. Ten stan sygnalizowany jest w statusie bitem "błąd". Bit statusu "ostrzeżenie" / 2^1 /

wskazuje, że operator chce korzystać z klawiatury /został wciśnięty klawisz INPUT/.

Urządzenia WE

Dalekopis może rozpocząć transmisję WE po zwolnieniu go przez JC jako urządzenia WY. Będzie to możliwe po zgaszeniu w statusie bitu "błąd", wysłaniu przez JC znaku kończącego transmisję WY /DC1, DC4 i ETX/, a następnie sekwencji adresowej. Po wciśnięciu przez operatora klawisza ACCEPT wysyłany jest znak DC4 a Stacja Końcowa dodaje ETX i EOT.

• Czytnik taśmy /CT/. Można zakończyć blok podając wśród danych znaki IS3 lub IS4 - po nich Stacja Końcowa generuje FTX. Czy-

tanie może zakończyć się z inicjatywą JC albo po stwierdzeniu fizycznego końca taśmy. Po wykryciu końca taśmy logika CT wymusza znak DC4, co powoduje wymuszenie w Stacji Końcowej znaku FOT i oddzielenie CT.

• Czytnik kart /CK/ jest urządzenie buforowanym. Bloki tworzą się przez wymuszenie po przeczytaniu karty znaku IS2 w CK, a w Stacji Końcowej ETX. Jeśli jest to ostatnia karta z pojemnika zamiast znaku IS2 wymuszony jest znak DC4, a w Stacji Końcowej znaki ETX i EOT. Równocześnie CK zostanie oddzielony.



MERA
zarabia
dewizy

mgr inż. MAREK WAJGEN
Zjednoczenie "Mera"

MINIKOMPUTER SM-1

Minikomputer SM-1 należy do grupy minikomputerów przyjętych do ogólnego stosowania przez kraje RWPG. Producentem SM-1 jest Związek Radziecki. Podstawowymi obszarami zastosowania SM-1 są:

- hierarchiczne systemy, w których SM-1 wykorzystuje się jako najniższe ogniwo,
- proste systemy automatyzacji sterowania technologicznymi procesami,
- systemy pomiarowe, w których SM-1 pracuje jako jednostka sterująca służąca do zbierania i przetwarzania wyników eksperymentów laboratoryjnych i danych pomiarowych,
- obliczenia naukowe i techniczne.

Przy tak sformułowanych zastosowaniach SM-1 widać od razu, że konfiguracje systemu tworzonego na bazie SM-1 muszą być dobierane stosownie do potrzeb indywidualnego użytkownika. Kompletacja tych konfiguracji następuje w oparciu o urządzenia wchodzące w systemy SM EMC oraz systemy M 6000 i M 7000 należące do kompleksu ASWT-M /BT nr. z lipca 1977 r./.

Podstawą tworzonych w ten sposób systemów jest procesor SM-1P. Procesor SM-1P posiada szereg mechanizmów strukturalnych i architektonicznych nowszych od procesorów systemu ASWT-M. Zachowana jednak została pełna wymiennieść

programowa między tymi systemami oraz pełna zgodność interfejsów w zakresie urządzeń we/wy.

Podstawowe cechy charakteryzujące komputery SM-1 związane są z wysoką wydajnością obliczeniową przy stosunkowo małych rozmiarach. Do cech tych należą:

- duża szybkość obliczeniowa: do 400 tys. operacji prostych na sekundę,
- rozwinięty system testów diagnostycznych, automatyczne odnowienie stanu maszyny po awarii, automatyczny inicjator działania systemu i rozruchu maszyny,
- elastyczna orientacja architektury /stosownie do problemów/ na podstawie doboru listy rozkazów, zarówno ze zbioru rozkazów standardowych jak i rozkazów dobieranych specjalnie na życzenie użytkownika.

Podstawowy zestaw SM-1 składa się z następujących modułów:

- jednostka centralna /procesor SM-1P oznaczony A 131-10, pamięć operacyjna A 211-15, ekspander we/wy A 151-6/,
- urządzenia wprowadzania i wyprowadzania danych i pamięci zewnętrzne /moduł kasetowej pamięci taśmowej A 311-4, pamięć dyskowa A 321-1, drukarki znakowe A 521-4 i A 521-5, monitory ekranowe DM 500 oznaczone A 544-1 i DM 2000 ozn. A 544-2/,

- moduły łączności z obiektem /moduł przetwornika analogowo-cyfrowego A 611-19, moduł analogowo-cyfrowego układu odniesienia A 611-10, bezkontaktowy komutator A 612-10, moduł kodowego sterowania A 641-9, moduł galwanicznego rozdzielacza A 622-9/

Jak wspomniano wyżej, zestawy SM-1 mogą być połączone z systemami M6000 i M7000. Służą do tego moduły należące do systemów M6000/7000 jak np.: dwukrotny rejestr, moduł szybkiej transmisji danych, adapter interfejsów, moduły sprzężenia z modemami itd.

W dalszym ciągu artykułu omówione zostaną moduły podstawowego zestawu SM-1.

Procesor SM-1P

Podstawowe dane techniczne:

Zasada sterowania: mikroprogramowana
 Pamięć sterująca: długość słowa 18 bitów
 pojemność pamięci 4096 słów
 czas dostępu 0,3 μ s

Ilość rejestrów adresowanych w programach: 5
 Ilość rejestrów adresowanych w mikroprogramach: 30

Długość rejestrów: 16 bitów

System przerwań: wielopoziomowy

Czas operacji dodawania /rejestr - pamięć/: 2,5 μ s

Kanał bezpośredniego dostępu do pamięci:

- sterowanie mikroprogramowe
- maks. szybkość transmisji w reżimie monopolowym 270 tys. sł/s
- szybkość transmisji przy jednoczesnej pracy procesora i kanału 100 tys. sł/s
- pamięć operacyjna: długość słowa; 16 bitów informacyjnych plus dwa bity kontrolne
- maksymalna pojemność: 32 kłów
- czas dostępu: 1,2 μ s.

Maksymalna ilość urządzeń peryferyjnych podłączonych i adresowanych w programie - 55.

Procesor SM-1P jest wykonany w dwóch wariantach: stołowym i panelowym. Wymiary: 278 x 480 x 690 mm.

W wykonaniu stołowym /autonomicznym/ blok procesora zawiera:

- procesor właściwy wraz z pamięcią mikroprogramów i płytą operatora,
- blok sterowania pamięcią operacyjną obsługujący 16 kłów pamięci,
- cztery bloki pamięci po 16 kłów,
- do 10 bloków interfejsowych urządzeń peryferyjnych ze stykiem 2K,
- zasilacz,
- wentylatory.

Zasilanie procesora: sieć jednofazowa 220V, moc pobierana 500W. W zasilaniu zawarte jest zabezpieczenie przed przepięciami w sieci i przed krótkotrwałymi zanikami napięcia.

Zasilacz posiada nadajnik sygnału przerwa -

nia w przypadku długotrwałego zaniku napięcia w sieci.

Ekspander we/wy A 151-6

Ekspander służy do powiększenia ilości podłączanych urządzeń peryferyjnych do procesora. Do procesora można przyłączyć trzy ekspandery A 151-6. Każdy ekspander podłącza się do procesora poprzez interfejs 2K.

W wykonaniu autonomicznym procesora SM-1P ekspander zawiera:

- sterowanie ekspandera
- do 16 pakietów interfejsowych 2K dla urządzeń peryferyjnych
- zasilanie
- wentylatory.

Wymiary bloku ekspandera 278 x 480 x 690 mm.

Zasilanie 220 V, pobierana moc 250W

Urządzenia we/wy i pamięci zewnętrzne

a/ Moduł kasetowej pamięci magnetycznej A 311-4

Techniczne parametry:

Pojemność kasyety	320 kbajtów
Ilość ścieżek	2
Szybkość transmisji	375 bajtów/s
Typ kasyety i taśmy	Compact, 3,81 mm
Rozmiary	160 x 480 x 420 mm
Masa	16 kg

b/ Moduł pamięci dyskowej A 321-1

Techniczne parametry

Pojemność dysku	0,8 Mbajta
Średni czas dostępu	10 ms /stałe głowice/
Szybkość transmisji	169 kbajtów/s
Ilość napędów podłączonych do jednostki sterującej	2
Moc pobierana	0,9 KVA
Masa	185 kg

c/ Drukarki znakowe

Drukarki w systemie SM-1 służą do kilku celów, a mianowicie:

- wyprowadzenie tekstowej informacji z komputera
- drukowanie informacji wyprowadzonej na monitor ekranowy /hard copy/
- wyprowadzanie informacji graficznej /A 521-4/.

Istnieją dwa typy drukarek: A 521-4 i A 521-5. Mogą one być także podłączone do systemów M 6000 i M 7000 oraz innych maszyn SM EMC.

Parametry techniczne

	A 521-4	A 521-5
Szybkość drukowania zn/s	100	100
Długość wiersza, znaków	128	32
Szerokość blankietu, mm	420	142
Ilość kopii	2	2
Zasilanie	220 V, 50Hz	220 V, 50Hz

Pobór mocy, VA	200	350
Masa, kg	50	50

d/ Moduły monitorów ekranowych DM-500 i DM-2000 są identyczne ze stosowanymi w systemach M 6000/7000.

3. Moduły łączności z obiektem

a/ Moduł przetwornika analogowo-cyfrowego A 611-19

Ilość kanałów wejścia	1
Zakres zmian sygnału wejściowego	-10 - 0 - 10V
Klasa dokładności	0,5/0,3
Czas przetwarzania	20 ns

b/ Moduł analogowo-cyfrowego układu odniesienia A 611-20

Ilość kanałów wejścia	1
Zakres zmian sygnału analogowego	-10 - 0 - 10V
Zakres zmian sygnału cyfrowego	0 do 2047/11 bitów/

Klasa dokładności	0,2
Czas ustalenia wyjścia przy skoku	od 0 do 10V 10 ns

c/ Bezkontaktowy komutator A 612-10

Ilość kanałów dwubiegunowych	16
Ilość kanałów jednobiegunowych	32
Ilość kanałów wyjściowych	1
Zakres komutowanego napięcia od 0 do 10V	
Klasa dokładności	0,2
Czas przełączania	100 ns

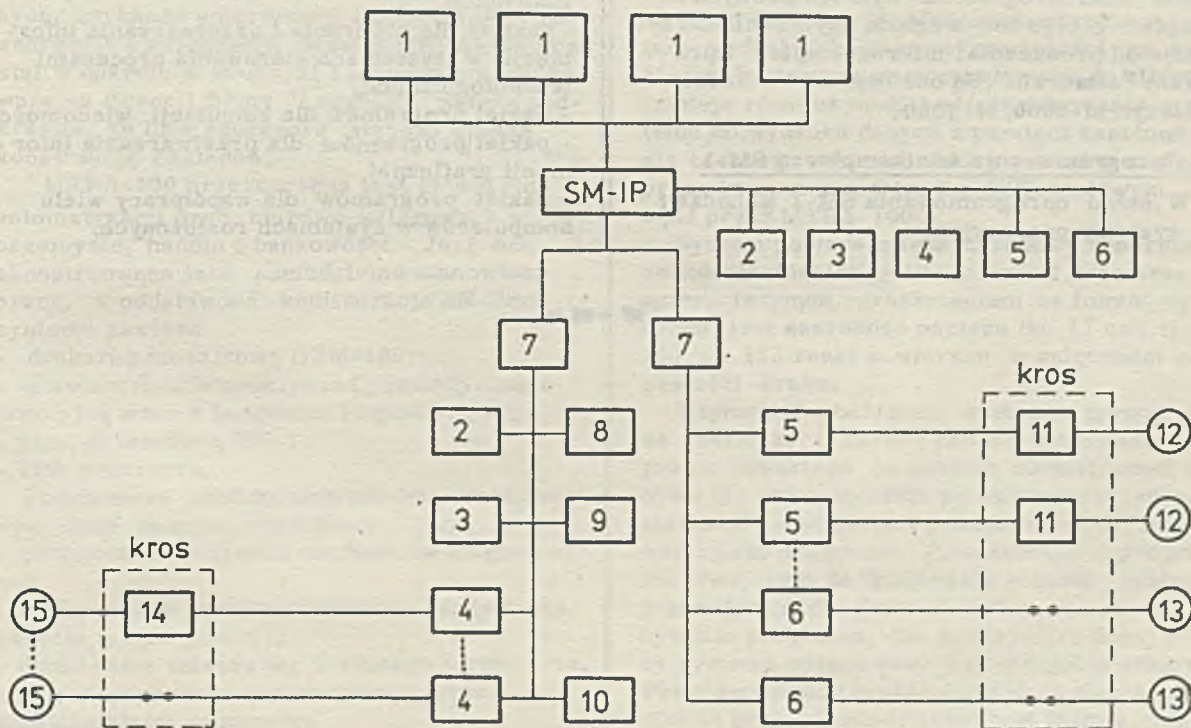
d/ Moduł sygnałów czujnikowych A 622-8

Moduł A 622-8 wysyła sygnał inicjujący obsługę wejścia przy zmianie stanu czujników od "0" do "1" lub od "1" do "0".

Ilość wejść	16
Ilość wyjść	16
Poziomy wejściowych sygnałów	+6V; +12V; +24V

e/ Moduł kodowego sterowania bezkontaktowy A 641-9

Ilość wejściowych kanałów	16
Ilość wyjściowych kanałów	16
Prąd komutacji	0,2A
Napięcie komutacji	48 V



Rys. 1 - pamięć operacyjna, 2 - moduł przetwornika analogowo-cyfrowego A 611-19, 3 - moduł analogowo-cyfrowego układu odniesienia A 617-20, 4 - komutator bezkontaktowy A 612-10, 5 - moduł sygnałów czujnikowych A 622-8, 6 - moduł kodowego sterowania bezkontaktowy A 641-9, 7 - ekspander urządzeń we/wy A 151-6, 8 - drukarka znakowa A 521-4, 9 - pamięć dyskowa A 321-1, 10 - pamięć taśmowa kasetowa A 311-4, 11 - moduł galwanicznego rozdzielacza A 622-9, 12 - nadajniki od czujników, 13 - nadajniki sygnałów impulsowych, 14 - blok przetwornika napięcie - prąd, 15 - nadajnik sygnałów prądowych

f/ Moduł galwanicznego rozdzielacza A 622-9

Ilość wejściowych kanałów	16
Ilość wyjściowych kanałów	16
Poziomy wejściowych sygnałów	+6, +12, +24 V
Wejściowy prąd każdego wejściowego kanału	20 mA

Przykład konfiguracji systemu zbudowanego na bazie SM-IP ilustruje rys. 1.

4. Pakiety mikroprogramów dla SM-1

Zbiór pakietów mikroprogramowych dla SM-1 składa się z:

- pakietu mikroprogramów służących do interpretacji podstawowej listy rozkazów M-7000 a także służących do jej rozszerzenia,
- pakietu mikroprogramów służących do interpretacji rozkazów M-6000,
- kompletu mikroprogramów dla inicjatora działania programów i uruchomienia systemu,
- pakietu mikroprogramów diagnostycznych dla bieżącej i okresowej kontroli,
- pakietu mikroprogramów do sterowania kanałem bezpośredniego dostępu do pamięci,
- pakietu mikroprogramów do interpretacji dodatkowych dowolnych rozkazów.

Opracowywanie i uruchamianie wymienionych mikroprogramów wymaga pewnych narzędzi. Z tego też względu użytkownik otrzymuje od producenta: mikroasempler i program "otładczyk". Są one napisane w kodzie maszyn M-6000/M-7000.

5/ Oprogramowanie minikomputera SM-1

W skład oprogramowania SM-1 wchodzi:

a/ systemy operacyjne;

- jednozadaniowy system na taśmie papierowej,
- system na taśmie papierowej czasu rzeczywistego z szeregowym wykonywaniem zadań,
- wielozadaniowy system na taśmie papierowej czasu rzeczywistego z uwzględnieniem priorytetów,
- system z taśmą magnetyczną dla pracy wsadowej,
- system dyskowy dla pracy wsadowej,
- system dyskowy czasu rzeczywistego,
- system dialogowy czasu rzeczywistego

b/ systemy do przygotowania programów:

- translator z języka MNEMOKOD,
- makrogenerator,
- translator z języka FORTRAN II,
- translator z języka FORTRAN IV,
- translator z języka ALGOL,
- program-redaktor tekstu,
- programy uruchomieniowe,

c/ biblioteka programów użytkowych:

- biblioteka standardowych podprogramów, matematycznych,
- programy przetwarzania informacji statystycznej,
- programy sortowania i aktualizacji maszyów informacji,
- pakiety dla zbierania i przetwarzania informacji w systemach sterowania procesami technologicznymi,
- pakiet programów dla komutacji wiadomości,
- pakiet programów dla przetwarzania informacji graficznej,
- pakiet programów dla współpracy wielu komputerów w systemach rozłożonych.

mgr inż. JERZY STACHOWSKI
mgr inż. JANUSZ STAROSTA
Zakłady Mechaniczno-Precyzyjne
"Mera-Błonie"

SYSTEM "MERA-100"

W roku bieżącym Zakłady Mechaniczno-Precyzyjne "Mera-Błonie" rozpoczęły produkcję systemu MERA-100. Zgodnie z pierwotnymi założeniami system MERA-100 znalazł zastosowanie u użytkowników w krajach Europy Zachodniej. Należy podkreślić ciągły wzrost zainteresowania tym systemem dzięki jego zaletom, takim jak: różnorodność zastosowań, prostota obsługi, konkurencyjność parametrów technicznych, szybkość amortyzacji i możliwość rozszerzenia konfiguracji. System MERA-100 powstał w oparciu o drukarki i terminale produkowane na licencji firmy "Logabax". Należy podkreślić, że blok procesora stanowi własną konstrukcję Zakładów.

MERA-100 przeznaczona jest głównie do automatyzacji prac biurowo-księgowych w przemyśle, handlu i bankowości. Jest ona skonstruowana jako samodzielne stanowisko pracy, a podstawowa konfiguracja off-line systemu zawiera

- drukarkę mozaikową DZM-180;
- klawiaturę alfanumeryczną, numeryczną i funkcyjną wraz z lampkami indykacyjnymi;
- pamięć kasetową PK-1;
- blok procesora.

Podstawowa konfiguracja off-line umożliwia wykonanie następujących prac

- przygotowanie danych na kasecie magnetycznej;
- fakturowanie /z wykorzystaniem danych na kasecie magnetycznej/;
- drukowanie tekstów wg dowolnego formularza.

System posiada opracowane programy, umożliwiające wykonanie:

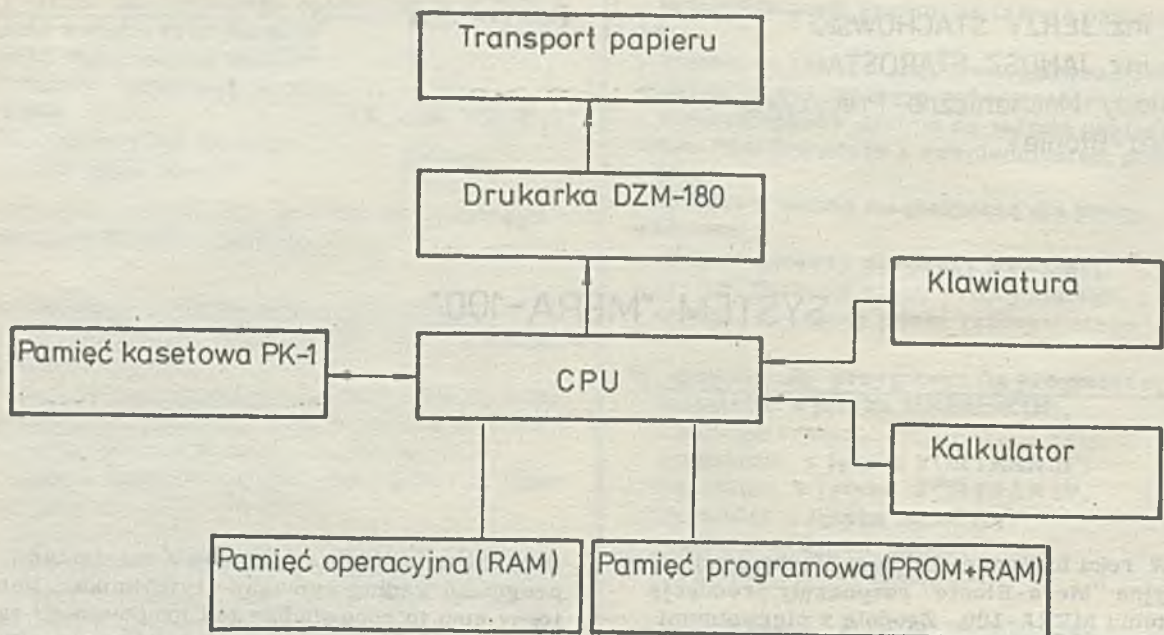
- obliczeń finansowych i obrotów księgowych wg standardów DATEV - Republiki Federalnej Niemiec oraz Holandii;
- obliczenia wynagrodzenia,
- bilansowania;
- specyfikacji i ruchu środków trwałych itp.

Praca systemu w konfiguracji off-line polega głównie na wprowadzeniu danych z rachunków lub odręcznych zestawień za pomocą klawiatury numerycznej i alfanumerycznej. Wprowadzane

dane kontrolowane są zgodnie z założeniami programu według wymagań użytkownika. Następnym etapem to odpowiednie ich grupowanie i zaszeregowanie zakończone wydrukiem na określonym formularzu /hard copy/ oraz zapisem odpowiedniego rekordu na taśmie magnetycznej. Po zakończeniu operacji przygotowania danych, kaseca magnetyczna zostaje wysłana do Ośrodka Obliczeniowego, gdzie dane zostaną przetworzone. Wyniki przetworzenia w postaci wydruku, bądź nowej zawartości na kasecie magnetycznej są przekazywane do klienta. Istnieje również możliwość zastosowania systemu do wydruku danych z pamięci kasetowej dla zadanego rekordu, który zapisany został przez komputer w Ośrodku Obliczeniowym bądź przez MERA-100.

System posiada międzynarodowy repertuar znaków łańciskich - litery małe i duże oraz cyfry. Jedynym ograniczeniem na format wydruku jest szerokość papieru do 17 cali tj. 158 lub 132 znaki w wierszu w zależności od gęstości druku.

Czynności obsługowe systemu MERA-100 są nieliczne i bardzo proste. Ładowanie programu zawartego na kasecie magnetycznej odbywa się automatycznie po naciśnięciu jednego klawisza funkcyjnego i podaniu numeru wprowadzonego programu. Po załadowaniu programu trwającym do kilkunastu sekund, system jest natychmiast gotów do pracy, tj. do wykonywania programu. Dla każdej określonej pracy systemu opracowany jest specjalny program. Programy pracy systemu znajdują się na specjalnie przygotowanej kasetowej taśmie magnetycznej i są wprowadzane każdorazowo przed rozpoczęciem pracy przez operatora. Zapewnia to dużą elastyczność systemu i jego szybko adaptację w zależności od aktualnych potrzeb użytkownika. Programy użytkowe zawierają rutyny kontrolne dotyczące informacji wprowadzanej, jak również odpowiedniego użycia przez operatora 10 klawiszy funkcyjnych. Interaktywna praca systemu zabezpiecza przed błędną obsługą, sygnalizując każdą próbę



Rys. 1. Schemat blokowy terminala MERA-100

błędnego wprowadzenia danych lub użycie niewłaściwego klawisza.

Dane techniczne systemu MERA-100 - zestaw podstawowy off-line:

- maksymalna prędkość wydruku 180 zn/sek,
- matryca wydruku 7 x 7,
- szerokość papieru obrzeżnie perforowanego 4 do 17 cali,
- przy wydruku możliwość tabulacji pionowej i poziomej,
- zestaw znaków standardowych 64 / max. 128/
- zapis magnetyczny szeregowy na kasetę magnetyczną wg normy ECMA,
- gęstość zapisu magnetycznego 32 bity na mm,

- pamięć stała o pojemności 1,5 k bajtów,
- pamięć operacyjna 8 - 64 kB,
- cykl pracy. 2 Mksek.,
- długość słowa, 8 bit, kod ISO,
- zasilanie 220 V, 115 V, 240 V,
- pobór mocy 600 VA,
- wymiary 950 x 910 x 650 mm,
- klawiatura bezkontaktowa.

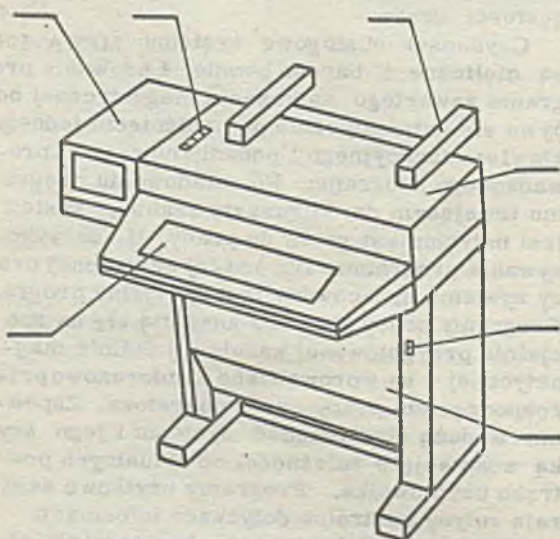
Blok procesora dokonuje wymiany informacji pomiędzy urządzeniami peryferyjnymi oraz wykonuje czynności przetwarzania informacji. Blok procesora składa się z 6 pakietów połączonych między sobą za pomocą magistrali BUS / 8 szyn informacyjnych, 8 szyn sterujących, 16 szyn adresowych oraz szyny zasilania rozmieszczone na platerze/ oraz z urządzeniami peryferyjnymi za pomocą wtyków i kabli.

Pakiety zbudowane są na bazie obwodów scalonych TTL średniej i dużej integracji. Pakiety procesora jak również blok zasilacza /skonstruowane w oparciu o dwa typowe pakiety/ znajdują się w łatwo dostępnej kasecie.

I. Pakiet JC - jednostka centralna ma za zadanie sterować przebiegiem programu i składa się z następujących zespołów funkcjonalnych:

- zestaw PROM / 6 szt. 7, gdzie są przechowywane stałe instrukcje systemowe wywoływane przez program. W pamięciach PROM znajduje się również początkowy podprogram ładowania programu roboczego;

- zespół adresacji z dekodernem adresów pamięci;
- rejestr rozkazów i rejestr pomocniczy;
- dekodern adresów;
- akumulator R1, rejestr modyfikacji Z oraz rejestr warunku V;
- komparator stanu akumulatora R1 i rejestru V;



Rys. 2. Konstrukcja. 1. Drukarka DZM-180, 2. Klawiatura alfanumeryczna i numeryczna z indykatorami, 3. Pamięć kasetowa PK-1, 4. Mechanizm transportu papieru obrzeżnie perforowanego, 5. Blok procesora, 6, 7 - Klawisze obsługowe

- zespół realizacji skoków programowych;
- system obsługi akumulatora danych R1;
- generator taktu;
- zerowanie całkowite elektroniki MERA-100 podczas włączenia do sieci prądu zmiennego.

Na pakiecie JC realizowane są hardware'owo następujące instrukcje programowe:

- 1/ Skok bezwarunkowy - przeniesienie sterowania,
- 2/ Skok warunkowy w zależności od stanu akumulatora R1 i rejestru V, tj. warunku $R1 = V$
- 3/ Skok warunkowy w zależności od wartości składników A i B zawartych w rejestrze kalkulatora, tj. dla $A = B$, $A > B$ i $A < B$,
- 4/ Ładowanie znaku do akumulatora R1,
- 5/ Ładowanie znaku do rejestru wydruku "V",
- 6/ Ładowanie znaku do rejestru iteracji Z,
- 7/ Modyfikacja rejestru iteracji Z - pomniejszenie o 1,
- 8/ Przeniesienie zawartości rejestru iteracji Z do akumulatora R1.

Ze względów konstrukcyjnych adresowanie pamięci odbywa się za pomocą bajtów 8-bitowych określających stronę pamięci oraz komórkę na stronie. Jak wynika z długości bajtu, strona zawiera 256 komórek. W związku z powyższym po zdekodowaniu każdej instrukcji skoku odbiera dwa następne znaki jako adres strony i adres komórki, ustawiając odpowiednio rejestr adresowy.

II. Pakiet "PRAM" - jest to pakiet adresowy, sterujący wybraniem odpowiedniej komórki pamięci oraz steruje pracą drukarki mozaikowej stosownie do instrukcji programowych. Zawiera:

- dwa rejestry adresów pamięci, które mogą być niezależnie ustawiane i modyfikowane;
- przełącznicę umożliwiającą wybór adresów pamięci wg jednego z rejestrów adresowych;
- układ sterowania drukarką, przekazujący informację równoległe do buforu drukarki mozaikowej zgodnie z zasadami małego interfejsu;
- dekodery instrukcji - pobudzający działanie odpowiednich układów elektronicznych celem realizacji instrukcji programowej.

Zastosowanie dwóch autonomicznych rejestrów adresu pamięci ułatwia programowanie przez stworzenie równoległego dostępu do różnych jej obszarów; tzw. obszaru operacji i buforowego, bez konieczności każdorazowego ustawiania adresu w rejestrze. Rejestr adresowy PA adresuje obszary pamięci współpracujące z urządzeniami peryferyjnymi /tzw. obszar operacji/. Rejestr adresowy BU adresuje obszary pamięci zawierające przejściowe lub wynikowe rezultaty wykonywania programu /tzw. obszar buforu/.

Pakiet "PRAM" realizuje hardware'owo następujące instrukcje programowe:

- 1/ Ustaw rejestr adresowy PA
- 2/ Ustaw rejestr adresowy BU
- 3/ Modyfikuj rejestr PA $+1$
- 4/ Modyfikuj rejestr BU $+1$

- 5/ Ustaw adres pamięci wg rejestru PA lub BU
- 6/ Przenieś zawartość komórki pamięci wg ustawionego adresu do akumulatora R1
- 7/ Przenieś zawartość akumulatora R1 do komórki pamięci wg ustawionego adresu
- 8/ Przenieś zawartość akumulatora R1 do buforu drukarki.

III. Pakiet "PAM" - stanowi pamięć operacyjną bloku procesora. Pamięć jest zrealizowana na elementach półprzewodnikowych; na jednym pakiecie zawarte jest 8 kB. Zastosowanie większej ilości pakietów zwiększa odpowiednio pamięć operacyjną, która może osiągnąć maksymalną wartość 64 kB bez potrzeby zmiany konstrukcji systemu. Na pakiecie tym realizuje się układowo zapis i odczyt bajtu informacji z wybranej komórki pamięci.

IV. Pakiet "KALK" - steruje przekazywaniem informacji z klawiatury oraz wykonuje operacje arytmetyczne dodawania i odejmowania. Zawiera następujące układy elektroniczne:

- kalkulator 4-bitowy wykonujący operacje arytmetyczne dodawania i odejmowania,
- sterowanie klawiaturą alfanumeryczną i funkcyjną,
- sterowanie lampkami indykacyjnymi.

Za pomocą w/w układów następujące rozkazy programowe są na pakiecie "KALK" dekodowane i realizowane:

- 1/ przenoszenie informacji z klawiatury do akumulatora R1,
- 2/ zapalanie i gaszenie lampek indykacyjnych,
- 3/ przenoszenie z akumulatora R1 składników działania arytmetycznego,
- 4/ określenie operacji dodawania lub odejmowania na składnikach,
- 5/ przenoszenie wyniku operacji arytmetycznej do akumulatora R1,
- 6/ porównanie składników działania arytmetycznego.

V. Pakiet "JSPK" - steruje pracą pamięci kasetowej PK1. Pamięć kasetowa PK1 produkcji WZUI "MERAMAT" podczas czytania taśmy magnetycznej wysyła informację szeregową zapisaną przy pomocy modulacji fazy, zgodnie z międzynarodową normą ECMA /tj. bity następują szeregowo w odstępach 246 Mksek/. Analogiczny sygnał z modulacją fazy należy podać na wejście pamięci PK1, aby dokonać zapisu informacji. Dla przetwarzania sygnału z modulacji fazy przygotowania sygnału do zapisu, jak również dla transmisji informacji pomiędzy jednostką centralną i pamięcią kasetową, przewidziane są na pakiecie JSPK następujące bloki funkcjonalne:

- układ przetworzenia sygnału szeregowego na bajt;
- układ przygotowania sygnału do zapisu, zgodnie z otrzymanym od jednostki centralnej równoległym bajtem informacji;
- sterowanie funkcjami pamięci kasetowej /kontrola statusów/;
- licznik kodów kontrolnych LRC.

Pakiet JSPK dekoduje i realizuje następujące rozkazy programowe:

- 1/ rezerwacja pamięci;
- 2/ rozkazy obsługowe, jak ruch w przód, w tył, przewijanie, ruch przyspieszony;
- 3/ czytanie i zapis znaków na taśmie przy współpracy z akumulatorem R1,
- 4/ tworzenie i wydawanie kodów kontrolnych bloku /typ kontroli LRC/.

Informacja na kasecie magnetycznej zapisywana jest blokami o długości do 255 znaków. Podczas zapisu dla kontroli prawidłowości zapisu następuje jednocześnie odczytanie zapisywanej taśmy. W przypadku błędnego zapisu /niewłaściwy kod LRC/ następuje kilkakrotna próba ponownego zapisu, a następnie automatyczne opuszczenie wadliwego odcinka taśmy magnetycznej i ponowny zapis. Jeżeli ponowna próba daje negatywny wynik, następuje przerwanie zapisu bloku i skok do realizacji instrukcji "błądu" przewidzianych w programie.

VI. Pakiet "POP" - służy do przekazywania śladów adresów przy rekurencyjnym wykorzystaniu segmentów programu. Głębokość rekursji wynosi 5. Pamiętanie śladów adresów wyjścia realizowane jest za pomocą rejestrów kolumnowych zorganizowanych na zasadzie stosu. Układy pakietów POP umożliwiają realizację następujących rozkazów programowych:

- 1/ zapamiętanie adresów wyjścia do podprogramu,
- 2/ określenie adresu powrotu do programu,
- 3/ modyfikacja adresu powrotu plus 1,
- 4/ instrukcja oczekiwania "nic nie rób" - blokowanie pracy jednostki centralnej na okres 1 msek.

W systemie MERA-100 zastosowano dynamiczną klawiaturę bezkontaktową. Zmiana usytuowania znaków na klawiaturze nie przedstawia trudności, ponieważ kod wyjściowy znaku określany jest zawartością PROM-u, który jest elementem wymiennym i programowalnym wg potrzeb. Programowanie odbywa się w języku wewnętrznym systemu, przy użyciu adresów rzeczywistych.

Język wewnętrzny systemu zawiera ponad 60 rozkazów realizowanych układowo oraz ponad 30 instrukcji systemowych zawartych w pamięci stałej PROM, które mogą być wywołane przez program. Instrukcje systemowe stanowią najczęściej używane sekwencje programowe, a mianowicie:

- 1/ przygotowanie taśmy magnetycznej do zapisu;
- 2/ przygotowanie taśmy magnetycznej do czytania;
- 3/ zapis bloku danych na taśmie magnetycznej w kasecie,
- 4/ czytanie bloku danych z kasety magnetycznej do pamięci operacyjnej,
- 5/ przenoszenie bloku danych między stronami pamięci,
- 6/ pisanie danych z klawiatury z wydrukiem i zapisem do pamięci operacyjnej,

7/ drukowanie bloku danych z modyfikacjami tabulacji poziomej,

- 8/ porównywanie bloku danych,
- 9/ dodawanie i odejmowanie bloku danych,
- 10/ korekcja i indykacja błędu itp.

Koniec realizacji instrukcji systemowej powoduje automatyczny powrót do programu. Kod instrukcji jest trzycyfrową liczbą dziesiętną, stanowiącą odzwierciedlenie 8-bitowego kodu wewnętrznego. Natomiast odwołanie instrukcję systemową - rutynę wywołuje się rozkazem skoku do podprogramu z podaniem adresu pierwszego rozkazu rutyny /przeniesienie sterowania/.

Pamięć stała systemu zawiera program ładowania programu roboczego, który uaktywnia się automatycznie po wyzerowaniu ogólnym systemu. Liczby i znaki podawane są w odpowiedniej formie - trzycyfrowej. Wprowadzenie programu do systemu może nastąpić tylko z kasety magnetycznej, opracowany zatem został specjalny program do tworzenia kasety programowej. Program ten dekoduje wprowadzane z klawiatury trzycyfrowe liczby na postać binarną, a po zakończeniu pisania tworzy bloki ochronne i standardowe przewidziane dla kaset programowych.

Podczas zapisu programu na kasetę magnetyczną następuje automatyczny wydruk wprowadzonego kodu oraz określany jest adres pamięci, gdzie będzie wprowadzony rozkaz. Przeszłościowo przewiduje się zastosowanie języka adresów symbolicznych oraz języka symbolicznego wyższego rzędu, np. uproszczony BASIC.

Obecnie istnieją możliwości rozszerzania zestawu typowych rutyn systemowych wg potrzeb odbiorcy.

Potrzeby softwarowe i możliwości systemu MERA-100 wzrastać będą odpowiednio do zastosowania nowych konfiguracji przyszłościowych, jak: wersja on-line, dołączenie floppy - disc, drugiej pamięci kasetowej oraz małego monitora ekranowego.

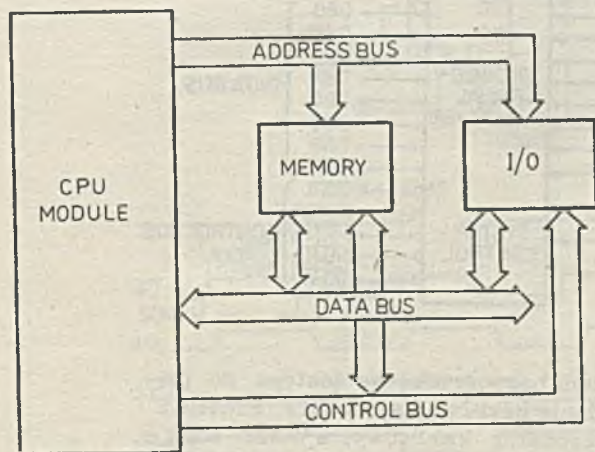
Przygotowana obecnie wersja on-line, posiadać będzie możliwości pracy synchronicznej i asynchronicznej, pełny i półduplex z dowolną prędkością transmisji danych za pośrednictwem modemu zgodnie ze standardami V24 i V28. Uzyskano to dzięki zastosowaniu mikroprocesora 8251, umożliwiającego programowe uzyskiwanie różnych wariantów pracy szeregowego interfejsu. Procedury przygotowane są wg standardów odbiorcy zachodniego, z tym, że w większości są one zgodne ze standardem jednolitego systemu EMC. Wprowadzenie interfejsu komunikacyjnego do systemu umożliwi szybką łączność systemu z komputerem.

Użycie w przyszłości dysku elastycznego i monitora ekranowego ma na celu rozszerzenie zakresu zastosowań systemu i pełniejsze jego wykorzystanie do prowadzenia ewidencji, kartotek, tworzenia faktur, prowadzenia kont bankowych, prowadzenia i weryfikacji magazynów oraz szybkiego wydruku i weryfikacji tekstów.

ARCHITEKTURY MIKROKOMPUTERÓW WYKONANE W OPARCIU O MIKROPROCESOR 8080 FIRMY INTEL CORP.

W artykule tym omówiony zostanie szczegółowo sposób, w jaki należy łączyć mikroprocesor 8080 z układami pamięci i we/wy. Zostaną również omówione zalety i wady różnych architektur systemów dążących do większej przepustowości, zmniejszenia liczby elementów lub zmniejszenia rozmiarów pamięci.

Konstrukcja mikroprocesora 8080 umożliwia przy pracach projektowych nad mikrokomputerem zastosowanie modularnego^x podziału części składowych i pozwala projektantowi uzyskać system o bardzo dobrych własnościach, zawierający minimalną ilość elementów, łatwy do produkcji oraz konserwacji. Cały system może być przedstawiony w postaci prostego schematu blokowego /rys. 1/.



Rys. 1. Schemat blokowy typowego mikrokomputera

● DATA BUS – szyna danych, ● MEMORY – pamięć, ● I/O – We/Wy, ● ADDRESS BUS – szyna adresowa, ● CPU MODULE – moduł procesora, ● CONTROL BUS – szyna sterująca

Trzy bloki przedstawione na rys. 1 mają funkcje wspólne dla wszystkich mikrokomputerów, a mianowicie:

Moduł CPU - Zawiera procesor centralny CPU, układ taktowania systemu i układy pośredniczące /interfejsy/ do urządzeń We/Wy i pamięci;

Pamięć - Zawiera pamięć stałą /ROM/ i pamięć zapis - odczyt /RAM/ do przechowywania programów i danych;

We/Wy - Zawiera układy umożliwiające przesyłanie informacji pomiędzy systemem komputerowym a urządzeniami i strukturami istniejącymi poza procesorem lub blokiem pamięci np. klawiatury, pamięci dyskowe, czytnik i perforator taśmy papierowej itd.

Istnieją trzy szyny łączące poszczególne bloki.

- Szyna Danych - dwukierunkowa droga, po której przesyłane są dane pomiędzy procesorem CPU a pamięcią lub urządzeniami We/Wy
- Szyna Adresowa - jednokierunkowa grupa linii /połączeń/, która określa poszczególną komórkę pamięci lub urządzenie We/Wy.
- Szyna sterująca - zbiór sygnałów jednokierunkowych określających rodzaj działania w bieżącym procesie.

● Rodzaje działań:

- Czytaj Pamięć
- Wpisz do pamięci
- Czytaj We/Wy
- Wpisz do We/Wy
- Potwierdzenie przerwania.

Zasada działania systemu

1. Moduł procesora CPU wysyła rozkaz działania na Szynę Sterującą.
2. Moduł procesora CPU wysyła kod binarny

x/ odnosi się do bloku funkcjonalnego, a nie do płytki z obwodami drukowanymi.

na Szynę Adresową, który określa konkretną komórkę pamięci lub urządzenia We/Wy, jakie weźmie udział w bieżącym działaniu.

3. Moduł CPU odbiera lub wysyła dane do wybranej komórki pamięci lub urządzenia We/Wy.

4. Moduł procesora wraca do [1] i wysyła następny rozkaz.

Jak wynika z powyższych rozważań, moduł CPU jest głównym zespołem w każdym systemie komputerowym.

Na następnych stronach zostanie przedstawiona szczegółowa konstrukcja modułu procesora CPU z układem scalonym 8080. Omówione zostaną trzy szyny /danych, adresowa i sterowania/ oraz połączenia z pamięcią i We/Wy.

Konstrukcja modułu procesora CPU

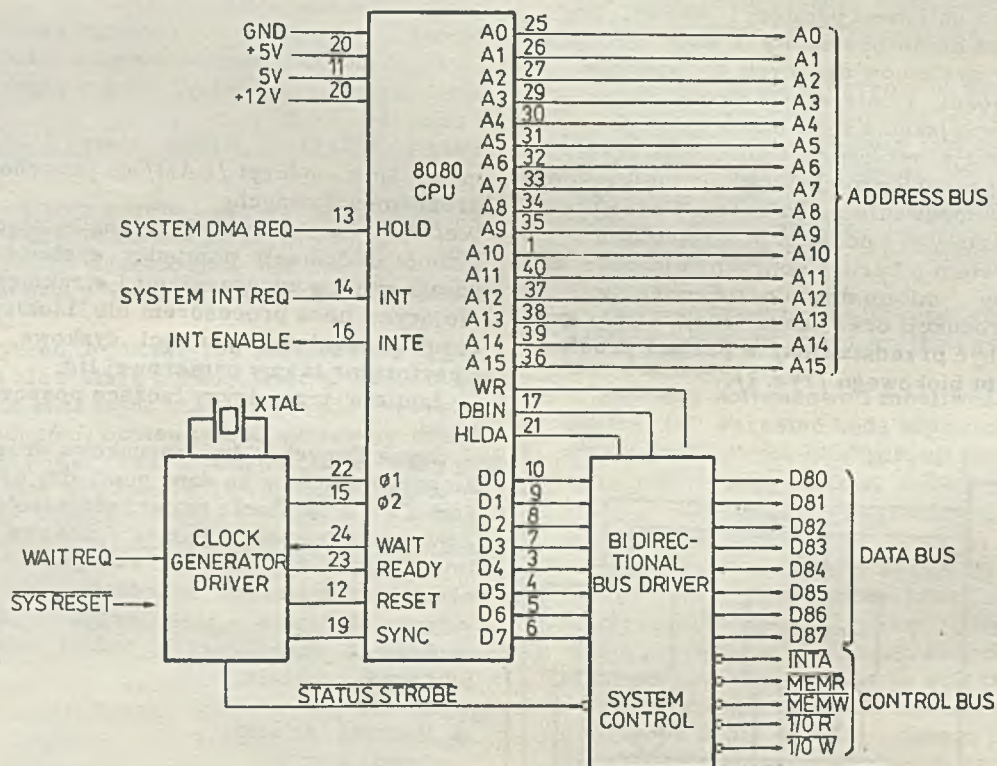
Moduł procesora CPU składa się z trzech głównych podzespołów /rys. 2/:

– Mikroprocesor 8080.

– Generator zegara i wysokonapięciowy wzmacniacz sterujący,

– Dwukierunkowy wzmacniacz szyny danych i układ logiczny sterowania systemu

Poniżej omówiona zostanie konstrukcja trzech głównych podzespołów wchodzących w skład modułu procesora CPU. Przedstawione rozwiązanie stanowią alternatywę generatora zegara 8224 firmy INTEL i układu dekodera rodzaju współpracy 8228 firmy INTEL. Zapoznając się z alternatywnym rozwiązaniem konstruktor może lepiej zrozumieć czynniki związane z parametrami i wykorzystaniem układów 8224 i 8228. Do budowy podzespołu i dla uzyskania możliwie podobnych parametrów jakie mają układy scalone 8224 i 8228, wykorzystano standardowe elementy TTL oraz układy peryferyjne firmy Intel ogólnego zastosowania. Wiele pomocniczych funkcji taktujących oraz innych własności jest zbyt skompliko-



Rys. 2. Moduł procesora CPU

- SYSTEM DMA REQ – żądanie przez system bezpośredniego dostępu do pamięci /DMA/,
- SYSTEM INT REQ – żądanie przerwania,
- INT ENABLE – zezwolenie na przerwanie,
- XTAL – rezonator kwarcowy,
- WAIT REQ – żądanie "czekaj",
- SYS RESET – zerowanie przez system,
- CLOCK GENERATOR DRIVER – generator zegara i wzmacniacz,
- STATUS STROBE – wybieranie rodzaju współpracy – taktowanie,
- SYSTEM CONTROL – sterowanie systemu,
- BI DIRECTIONAL BUS DRIVER – dwukierunkowy wzmacniacz szyny,
- CONTROL BUS – szyna sterowania,
- DATA BUS – szyna danych,
- ADDRESS BUS – szyna adresowa,
- HOLD – trzymaj,
- INT – wejście przerywnika INT,
- INTE – wyjście przerywnika INTE,
- WAIT – czekaj,
- READY – gotowy,
- SYNC – synchronizacja,
- RESET – zerowanie,
- GND – masa, 0 V

kowanych, by realizować je praktycznie z elementów standardowych z tego też względu zrealizowane zostaną jedynie podstawowe funkcje 8224 i 8228. Ponieważ jednak zastosowanie 8224 i 8228 daje znaczne korzyści w taktowaniu systemem i zmniejszeniu liczby elementów, jest to zalecany sposób realizacji.

1. Mikroprocesor 8080

Działanie procesora 8080 omówione zostało w poprzednich artykułach niniejszego cyklu, przy projektowaniu modułu CPU, nie będziemy więc go szczególnie analizować.

2. Generator zegara i wysokonapięciowy wzmacniacz sterujący

Element 8080 jest układem dynamicznym; oznacza to, że jego wewnętrzne elementy pamięci i układy logiczne wymagają sygnału taktującego /zegara/, wytwarzanego przez układy zewnętrzne w celu odświeżania i dostarczania sterujących sygnałów taktujących. Element 8080 wymaga dwóch takich zegarów. Ich przebiegi nie mogą na siebie nachodzić i muszą odpowiadać parametrom czasowym i poziomom określonym przez charakterystyki stałe i zmiennoprądowe 8080.

Konstrukcja generatora zegara

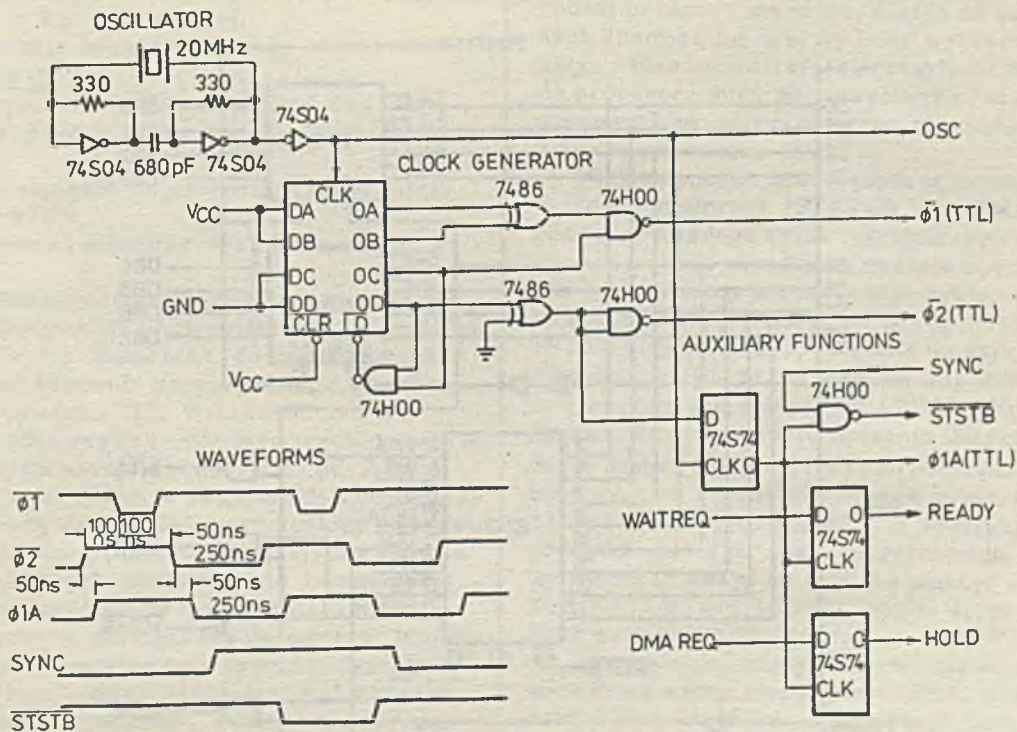
Generator zegara składa się z rezonatora kwarcowego 20 MHz, czterobitowego licznika układów bramkujących /rys. 3/.

Generator dostarcza sygnału 20 MHz nastawialnemu synchronicznemu licznikowi binarnemu. Ustawiając początkowy stan licznika jak na rys. 3 i taktując go sygnałem 20 MHz, a następnie w prosty sposób dekodując sygnały wyjściowe za pomocą standardowych bramek TTL, otrzymuje się prawidłowe sygnały taktujące dla dwóch wejść zegarowych 8080. Sygnał taktujący ostatecznie należy mierzyć na wyjściu wysokonapięciowego wzmacniacza sterującego w celu uwzględnienia dodanych opóźnień i zniekształceń przebiegów wnoszonych przez taki układ.

Konstrukcja wysokonapięciowego wzmacniacza sterującego

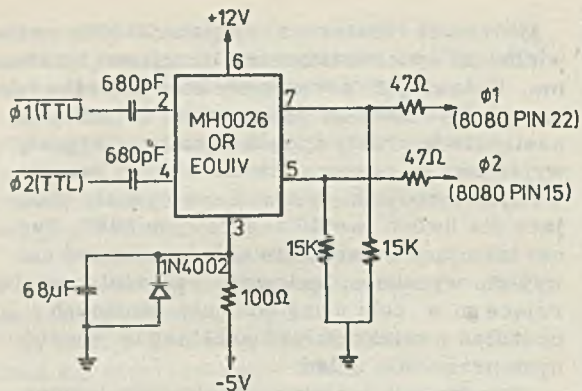
Poziom napięcia sygnałów zegara 8080 w przeciwieństwie do innych sygnałów wejściowych nie odpowiada poziomom TTL. Napięcie zmienia się od 0,6 wolta $/V_{ILC}/$ do 11 woltów $/V_{IHC}/$, a czasy narastania i opadania wynoszą poniżej 50 ns. Obciążenie pojemnościowe wynosi 20 pF /maks./ . Potrzebny jest więc wzmacniacz wysokonapięciowy, który będzie urządzeniem pośredniczącym pomiędzy wyjściami generatora zegara /TTL/ a 8080.

Dwa /2/ wyjścia generatora zegara sprzężone są pojemnościowo z podwójnym wysoko



Rys. 3. Generator zegara

- OSCILLATOR - generator, ● CLOCK GENERATOR - generator zegara,
- WAVEFORMS - przebiegi, ● AUXILIARY FUNCTIONS - funkcje pomocnicze,
- SYNC - synchronizacja, ● READY - gotowy, ● HOLD - trzymaj, że
- DMA REQ - żądanie bezpośredniego dostępu do pamięci, ● WAIT REQ - że
- żądanie "czekaj", ● GND - masa



Rys. 4. Wysokonapięciowy wzmacniacz sterujący

- φ 1 8080 PIN22 ● φ 1 8080 nóżka 22,
- φ 2 8080 PIN15 ● φ 2 8080 nóżka 15,
- MH0026 OR EQUIV ● typ MH0026 lub odpowiednik

napięciowym wzmacniaczem sterującym. Wzmacniacz sterujący musi spełniać wymagania na wejścia zegarowe 8080. Zwykle wzmacniacz tego typu nie ma trudności w dostarczeniu zbroczy dodatnich, gdy zostanie spolaryzowany napięciem zasilającym $V_{DD} / 12 \text{ V}$

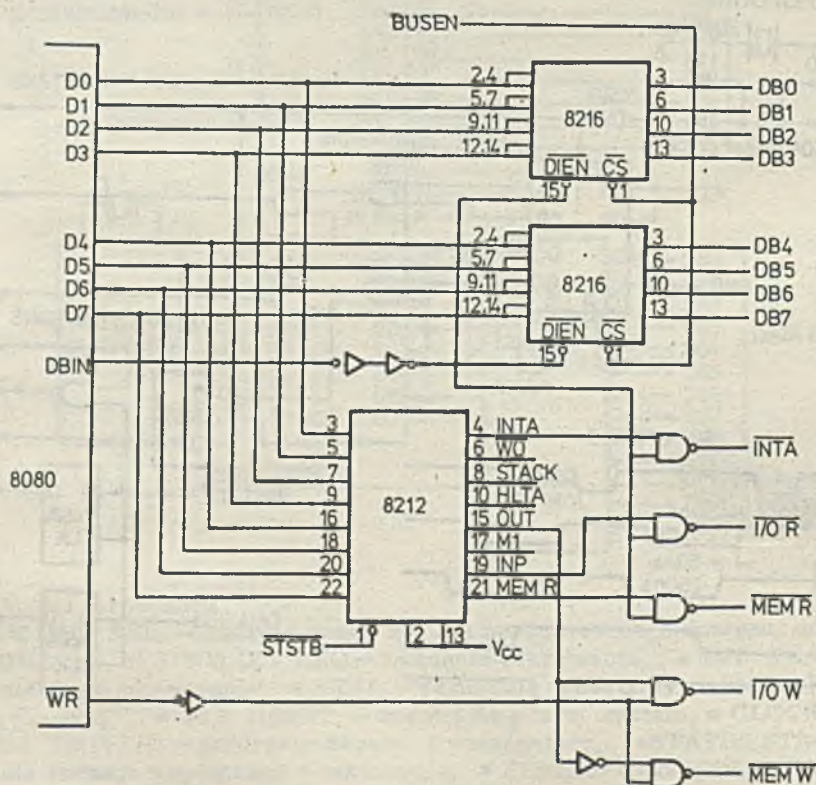
elementu 8080. Jednak, aby osiągnąć daną wartość niskiego napięcia, wzmacniacz zasilany jest napięciem $V_{BB} / -5 \text{ V}$ elementu 8080.

Umożliwia to uzyskanie zmiany napięcia na wyjściu wzmacniacza od 0 V /masa/ do V_{DD} po dodaniu prostego dzielnika oporowego.

W celu eliminacji jakichkolwiek przebiegów impulsowych, pomiędzy wzmacniaczem a 8080 umieszczony został szeregowy układ o małej rezystancji. W ten sposób otrzymaliśmy układ, który łatwo może spełnić wymagania 8080. W rzeczywistości typowe czasy narastania i opadania dla tego układu wynoszą mniej niż 10 ns.

Pomocnicze funkcje i sygnały taktujące

Generator zegara może także dostarczać innych sygnałów, które konstruktor wykorzystuje do uproszczenia taktowania danych systemów lub interfejs pamięci dynamicznych. Do funkcji spełnianych przez generator zegara można w łatwy sposób dodać takie jak: zerowanie przy załączeniu napięcia zasilającego, synchronizacja zewnętrznych sygnałów żądania /HOLD trzymaj, READY - gotowy itd/ oraz pojedynczy krok. Np. sygnał 20 MHz z generatora może zostać zbuforowany w taki sposób, że może on stanowić podstawę do określenia prędkości transmisji w bodach.



Rys. 5. Sterowanie systemu

- Stack - stos, ● INTA - potwierdzenie przerwania, ● HLTA - potwierdzenie zatrzymania

Schemat generatora zegara ilustruje również w jaki sposób generować sygnały taktujące z wyprzedzeniem $\frac{1}{2} A/\frac{1}{2}$ które są przysiadane do taktowania przerzutników "D" synchronizujących zewnętrzne żądania. Może być on również wykorzystany do generowania impulsu wybierającego STSTB, który taktuje pamięć "latch" zawierającą informację o rodzaju współpracy występującą na szynie danych na początku każdego cyklu maszynowego. Do tego celu wystarczy po prostu bramkowanie sygnału SYNC z 8080 oraz sygnał taktujący z wyprzedzeniem $\frac{1}{2} A/\frac{1}{2}$ /rys. 3/.

3. Dwukierunkowy wzmacniacz szyny i logika sterująca systemem

Pamięć i urządzenia We/Wy komunikują się z procesorem poprzez dwukierunkową szynę danych. Szyna sterowania systemem wykorzystywana jest do bramkowania danych do szyny i z szyny danych we właściwych chwilach czasu określonych działaniem procesora 8080. Linie danych procesora 8080, pamięci oraz urządzeń We/Wy są trójstanowe to znaczy, że ich wzmacniacze wyjściowe mogą wymusić stan wysokiej impedancji, czyli praktycznie wyłączyć je z obwodu. Technika 3-stanowa umożliwia konstruktorowi zbudowanie systemu opartego na jednej, dwukierunkowej szynie danych, o ośmiu równoległych bitach, i po prostu bramkowanie informacji na lub z tej szyny przez wybieranie lub odłączanie /3-stan/ pamięci i urządzeń We/Wy za pomocą sygnałów z szyny sterującej.

Konstrukcja dwukierunkowego wzmacniacza szyny danych

Konstruktor winien uwzględnić dwa /2/ główne parametry szyny danych 8080 /D-7 -DO/:

- poziom napięcia wejściowego V_{IH} minimum 3,3 wolta

- maksymalną zdolność wysterowania I_{OL} /1,7 mA

Określenie poziomu wejściowego sugeruje, że dowolna pamięć półprzewodnikowa lub urządzenie We/Wy dołączone do Szyny Danych 8080 musi zapewnić przynajmniej 3,3 wolta w stanie wysokim "1". Większość pamięci półprzewodnikowych i standardowych urządzeń We/Wy wysterowuje do napięcia od 2,0 do 2,8 woltów; oczywiście bezpośrednio podłączenie do szyny danych 8080 wymagałoby rezystorów dodatkowych pomiędzy wyjściem a plusem zasilania, których wartości nie powinny wpływać na prędkość szyny oraz zbytnio obciążać sterowanie pamięci lub elementów We/Wy.

Zdolność wysterowania sygnału wyjściowego 8080A I_{OL} /1,9 mA maks. jest wystarczająca dla małych systemów, gdzie rozmiar pamięci i wymagania We/Wy są minimalne a cały system mieści się na pojedynczej płytce drukowanej. Jednak większość systemów wykorzystuje duże zdolności obliczeniowe procesora 8080 i z tego też względu bardziej typowy system wymagałby jakiejś postaci buforowania szyny danych 8080 w celu ułatwienia

współpracy z większymi zespołami pamięci oraz urządzeniami We/Wy, które mogą znajdować się na oddzielnych płytkach

Urządzeniem specjalnie przeznaczonym do spełniania funkcji bufora jest 8216 firmy INTEL, cztero-bitowy dwukierunkowy wzmacniacz szyny, którego poziom napięć wejściowych odpowiada standardowym urządzeniom TTL i pamięciom półprzewodnikowym a zdolność wysterowania sygnału wyjściowego wynosi 50 mA. Po stronie 8080, element 8216 ma napięcie w stanie wysokim "1" wynoszące 3,65 wolta, co nie tylko spełnia wymagania dotyczące sygnału wejściowego do 8080, ale zapewnia jeszcze w najgorszym przypadku margines szumu 350 mV. Para elementów 8216 połączona jest bezpośrednio do szyny danych /D -7 DO/ /rys. 5/. Należy zauważyć, że sygnał DBIN z elementu 8080 połączony jest z wejściem sterującym kierunek przepływu danych. Sygnał wyboru elementu /CS/ /CHIP SELECT/ 8216 połączony jest z sygnałem odblokowania szyny - BUS ENABLE /BUSEN/, co umożliwia pracę z bezpośrednim dostępem do pamięci /DMA/ poprzez zablokowanie buforu szyny danych i wymuszenie na wyjściu stanu wysokiej impedancji /stan 3/. Umożliwia to uzyskanie dostępu do szyny danych /DMA/ przez inne urządzenia.

Konstrukcja logiki sterującej systemem

Szyna sterująca utrzymuje porządek w dwukierunkowej szynie danych tzn. określa jaki rodzaj urządzeń ma mieć dostęp do szyny danych /pamięć lub We/Wy oraz wytwarza sygnały, które umożliwiają przesyłanie danych do procesora 8080 we właściwych "okienkach" czasowych określonych przez charakterystyki robocze procesora CPU.

Mikroprocesor 8080 wysyła informację o rodzaju współpracy /STATUS INFORMATION/ na początku każdego cyklu maszynowego do szyny danych w celu określenia rodzaju operacji jaka ma być dokonana w czasie tego cyklu. Zwykle 8-bitowa pamięć "LATCH" jak np. 8212 firmy INTEL połączona bezpośrednio do szyny danych /D7-DO/ /rys. 5/ przechwytuje bity informujące o rodzaju współpracy /STATUS INFORMATION/ Sygnał, który powoduje wpisanie danych do pamięci stanu /STATUS LATCH/ pochodzi z generatora zegara i jest nim impuls wybierania stanu /STATUS STROBE/ STSTB występujący na początku każdego cyklu maszynowego. Należy zwrócić uwagę na fakt, że pamięć stanu /STATUS LATCH/ przyłączona jest do szyny danych 8080 przed buforem szyny, w celu utrzymania integralności szyny danych i uproszczenia taktowania szyny sterującej podczas pracy urządzeń z bezpośrednim dostępem do pamięci /DMA/.

Jak ilustruje schemat, zwykle bramkowanie wyjść pamięci stanu /STATUS LATCH/ sygnałami DBIN i DR z 8080 wytwarza cztery sygnały sterowania, które stanowią podstawową część szyny sterowania.

Są to sygnały:

1. Czytaj pamięć /MEM R/
 2. Zapisz do pamięci /MEM W/
 3. Czytaj We/Wy /I/O R/
 4. Zapisz do We/Wy /I/O W/
- które doprowadza się bezpośrednio do elementów z "rodziny" MCS-80 jak pamięci stałe ROM, pamięci zapis - odczyt RAM i urządzenia We/Wy.

Piąty sygnał, potwierdzenie przerwania /INTA/ dodany jest do szyny sterowania poprzez bramkowanie informacji z pamięci stanu sygnałem DBIN z procesora 8080. Sygnał ten jest wykorzystywany do odblokowywania urządzenia wejścia instrukcji przerwania / INTERRUPT INSTRUCTION PORT/ które wymusza instrukcję RST na szynie danych.

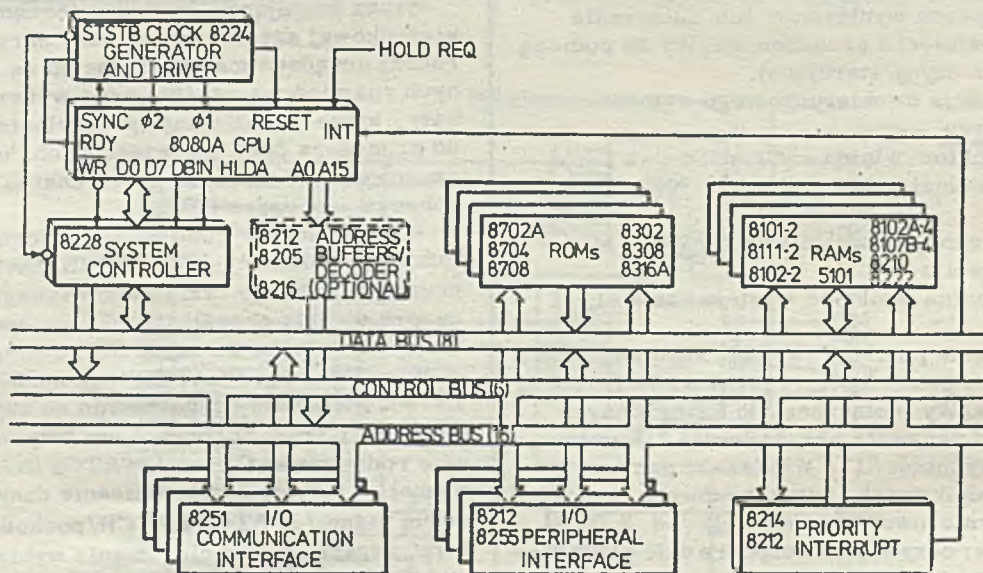
Pozostałe sygnały stanowiące część szyny sterowania, takie jak: W0 Stack /Stos/ i M1 występują dla ułatwienia testowania systemu, a także dla uproszczenia urządzeń pośredniczących /interfejs/ między procesorem centralnym /CPU/ a pamięciami dynamicznymi lub bardzo dużymi systemami wymagającymi kilku poziomowego buforowania.

Konstrukcja bufora adresowego

Szyna adresowa /A15 - A0/ elementu 8080 podobnie jak szyna danych wystarcza do ob-

sługi małego systemu o umiarkowanych rozmiarach pamięci i strukturze We/Wy, mieszczącego się na jednej płytce. W celu rozszerzenia wielkości systemu, jaki może obsługiwać szyna danych, można dodać do niej prosty bufor /rys. 6/. Funkcję taką może doskonale spełniać element 8212 lub 8216 firmy INTEL. Wprowadzają one niewielkie obciążenie sygnału wejściowego /0, 25 mA i niewielkie opóźnienie w taktowaniu systemu oraz mają dużą zdolność wysterowania. Należy zauważyć, że odblokowanie szyny /BUSEN/ połączone jest do buforów w taki sposób, że wymuszony zostaje stan wysokiej impedancji /stan 3/ w czasie operacji /DMA co umożliwi dostęp innych urządzeń do szyny adresowej.

Element 8080 współpracuje ze standardowymi pamięciami półprzewodnikowymi i układami We/Wy. Na rysunku 6 pokazano prosty, lecz szczegółowy typowy system 8080, który może stanowić wzór dla dowolnego systemu 8080 bez względu na jego rozmiar i złożoność. Jest to "architektura trzyszynowa," wykorzystująca sygnały wytworzone w module procesora CPU.



Rys. 6. Mikrokomputer

- CLOCK GENERATOR AND DRIVER - generator zegara i układ sterujący,
- HOLD REQ - żądanie "trzymaj",
- SYSTEM CONTROLLER - układ dekodera rodzaju współpracy,
- ADDRESS BUFFERS /DECODER - OPTIONAL - bufor adresowe/dekoder - dodatkowe,
- ROMs - pamięci stałe ROM,
- RAMs - pamięci zapis-odczyt RAM,
- CONTROL BUS - szyna sterowania,
- DATA BUS - szyna danych,
- ADDRESS BUS - szyna adresowa,
- PRIORITY INTERRUPT - układ przerw prioritytetowych,
- PERIPHERAL INTERFACE - układ interface dla peryferii We/Wy,
- COMMUNICATION INTERFACE - układ interface komunikacyjnego We/Wy,
- RESET - zerowanie,
- INT - przerwanie,
- 8080A CPU - mikroprocesor 8080A,
- HLDA - potwierdzenie "trzymaj",
- DBIN - wprowadzenie danych,
- WR - wpisywanie,
- RDY - gotowy,
- SYNC - synchronizacja

Pamięć i układy We/Wy połączone są dokładnie w taki sam sposób i ich rozróżnienie zależy jedynie od sygnału zapisz - czytaj w szynie sterowania. Umożliwia to taką konstrukcję systemu 8080, że pamięć i układy We/Wy traktowane są jako jeden zespół We/Wy odwzorowane pamięcią. Rozwiązanie takie jest możliwe przy małych systemach wymagających dużej przepustowości, których pamięć nie przekracza 32K.

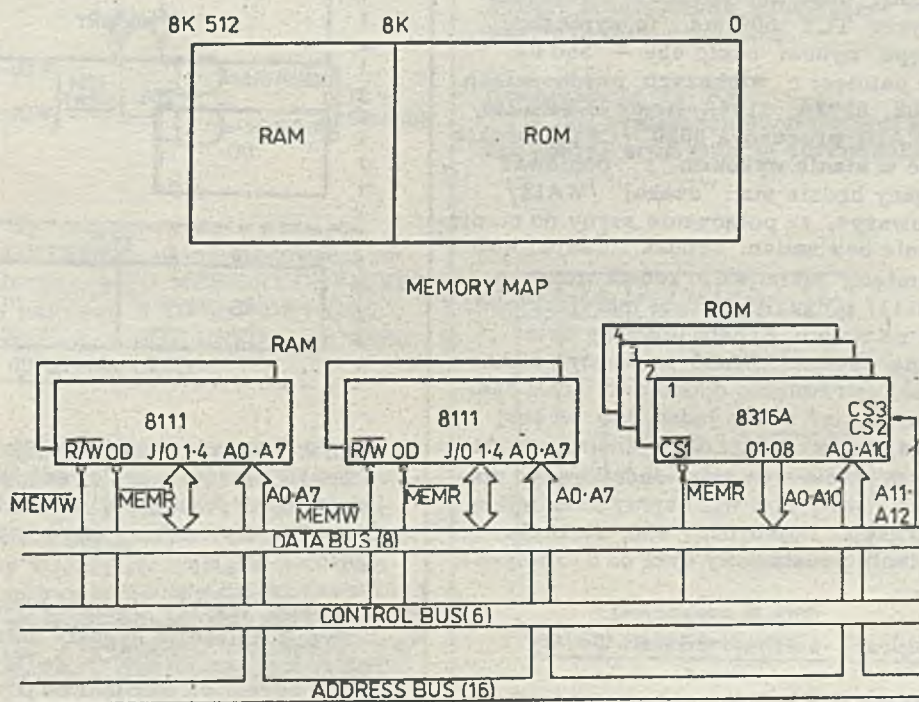
Współpraca z pamięcią stałą ROM

Pamięć stała ROM jest urządzeniem, które przechowuje dane w postaci programu lub innych informacji takich jak "tabelki stanów", które to informacje mogą być jedynie odczytywane. Angielska nazwa Read Only Memory /w skrócie ROM/ - pamięć tylko do odczytu. Ten rodzaj pamięci stanowi pamięć niezniszczalną /non-volatile/, co oznacza, że wyłączenie napięcia zasilającego nie zmienia zawartości pamięci. Ta właściwość eliminuje konieczność dodatkowego wyposażenia, jak czytnika taśmy lub pamięci dyskowej do początkowego załadowania programu. Jest to ważny aspekt dla małych systemów. Współpraca standardowych pamięci stałych ROM, jest prosta i bezpośrednia. Wyjścia danych połączone są do dwukierunkowej szyny danych. Wejścia adresowe połączone są z szyną adresową z możliwością

dekodowania najbardziej znaczących bitów jako sygnałów wybierania elementów /"chip select"/. Sygnał MEMR z szyny sterowania do wejścia wybierającego element /chip select/ lub buforu danych. W zasadzie procesor /CPU/ wysyła adres w czasie pierwszej części pobierania instrukcji lub danych /T1 i T2/. Liczba ta w szynie adresowej określa konkretne położenie w pamięci stałej ROM, a następnie zależnie od opóźnienia pamięci stałej ROM /czas dostępu/ dane znajdujące się w zaadresowanej komórce zostają podane na wyjścia danych. W tym czasie /T3/ szyna danych procesora /CPU/ pracuje jako wejście /Input Mode/ i logika sterująca wydaje rozkaz czytaj pamięć - Memory Read /MEMR/, który otwiera bramkę i wprowadza zaadresowane dane na szynę danych.

Współpraca pamięci zapis-odczyt RAM

Pamięć RAM jest urządzeniem do przechowywania danych. Dane te mogą być programem, tabelką stanów /"look-up table"/, wynikami pośrednimi lub stosem. Różnica pomiędzy pamięcią RAM i ROM polega na tym, że do pamięci RAM można wpisywać i odczytywać dane. Pamięć RAM nie przechowuje danych po odłączeniu zasilania, a więc w przypadku, gdy zawiera program lub tabelki stanów, musi być ona zaopatrzona w urządzenie do wprowadzenia danych takie jak: pamięć dyskowa, czytnik taśmy papierowej itp.



Rys. 7. Typowe połączenie pamięci

- RAM - pamięć zapis-odczyt RAM, ● ROM - pamięć stała ROM,
- DATA BUS - szyna danych, ● CONTROL BUS - szyna sterowania,
- ADDRESS BUS - szyna adresowa, ● MEMORY MAP - obszar pamięci

Procesor /CPU/ traktuje pamięć RAM dokładnie w taki sam sposób jak pamięć stałą ROM w celu odczytania zaadresowanych danych. Zapis do pamięci jest bardzo podobny. W pierwszej części cyklu MEMORY WRITE /WPISZ DO PAMIĘCI/ T1 i T2 pamięć wysyła adres, w czasie T3, gdy dane jakie mają zostać wpisane pojawiają się na wyjściach procesora /CPU/ i stabilizują się na szynie danych - zostaje wytworzony rozkaz MEMW. Sygnał MEMW doprowadzony jest do wejścia sterującego zapis/odczyt R/W pamięci RAM i powoduje wpisanie danych do zaadresowanej komórki pamięci.

Na rys. 7. przedstawiono typowy system pamięciowy w celu zilustrowania jak należy łączyć standardowe elementy półprzewodnikowe do szyny 8080. Przedstawiona tablica pamięci ma 8k bajtów pamięci stałej ROM, zbudowanej na czterech obwodach 8316A oraz 512 bajtów pamięci zapis - odczyt RAM zbudowanej na pamięciach statycznych 8111 firmy INTEL. Podstawowe połączenia do struktury szyn są niemal identyczne dla każdego rozmiaru pamięci. Jedynym elementem dodatkowym, który mógłby wystąpić, to więcej buforów /8216/8212/ i dekodery 8205 dla generowania sygnałów "wybór elementu" "kostki".

Pamięci jakie wybrano dla tego przykładu, mają czas dostępu 850 ns /maks. / Zatem tańsze elementy mogą być łatwo dołączone do szyny danych 8080 bez wielkiego wpływu na właściwość systemu. Gdy 8080 współpracuje z zegarem o czasie cyklu TCY 500 ns, to wymagany czas dostępu wynosi około 450 - 550 ns.

Stosując pamięci o większych prędkościach jak np. 8308, 8102A, 8107A firmy INTEL itd., wejście READY procesora 8080 /CPU/ będzie pozostawać w stanie wysokim "1" ponieważ nie wymagany będzie stan "czekaj" /WAIT/. Należy zauważyć, że połączenie szyny do pamięci pozostanie bez zmian. Jednak stosując wolniejsze pamięci, takie jak przedstawione /8316A, 8111/ o czasie dostępu mniejszym niż wymagane minimum, prosty logiczny układ sterujący na wejściu READY procesora 8080 /CPU/ musi wprowadzić dodatkowo "stan czekania" /wait state/ przez jeden lub więcej okresów zegara w celu "dostrojenia", opóźnienia. Oczywiście wynikiem dodatkowego stanu czekania /wait/ jest wolniejszy czas wykonania instrukcji. Pojedynczy stan czekania /wait/ zmienia podstawowy cykl do 2, 5 mikrosekundy.

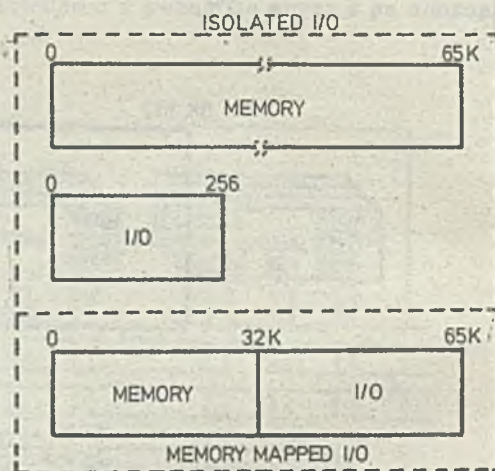
Współpraca z urządzeniami We/Wy

Teoria ogólna

Podobnie jak w każdym systemie komputerowym procesor /CPU/ musi komunikować się z urządzeniami lub strukturami, które istnieją poza jego normalną tablicą pamięci. Do wprowadzenia informacji procesora 8080 oraz do wyświetlania i pamiętania wyników służą urządzenia takie jak: klawiatury, czyt-

niki dziurkarki taśmy papierowej, pamięci dyskowe, drukarki, wyświetlacze i inne. Najważniejszą i największą zaletą Systemu Mikrokomputerowego 8080 jest elastyczność struktury We/Wy oraz elementów na nią się składających. Istnieje wiele sposobów takiego ustalenia struktury We/Wy, by "pasował" do rodzaju zastosowanego systemu, uzyskiwania największej sprawności i najmniejszych kosztów elementów.

Podstawowe operacje struktury We/Wy można najlepiej przedstawić jako zespół pojedynczych 1 bajtowych komórek pamięci, do których można zapisywać i odczytywać dane. Procesor 8080 posiada specjalne instrukcje, które służą do takiego przesyłania danych /IN, OUT/. Instrukcje te ogólnie oddzielają obszar pamięci od obszaru We/Wy w taki sposób, że przestrzeń adresowa pamięci nie może być naruszona przez strukturę We/Wy a główną ideą jest proste przesyłanie danych do lub z akumulatora z zaadresowanym urządzeniem We/Wy /"PORT"/. Inną możliwością architektury We/Wy jest traktowanie struktury We/Wy jako część obszaru pamięci. Powszecznie nazywa się to We/Wy odwzorowane pamięcią /"Memory Mapped I/O"/ i daje konstruktorowi nową wszechstronną "listę instrukcji" związaną z operacjami We/Wy.

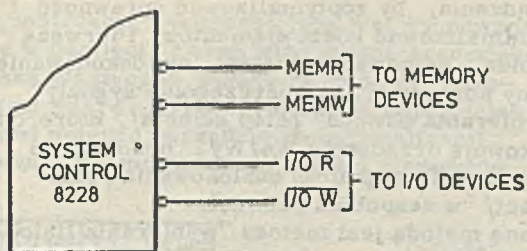


Rys. 8. Odwzorowanie We/Wy pamięci

- ISOLATED I/O - izolowane We/Wy,
- MEMORY - pamięć, • MEMORY MAPPED I/O - We/Wy odwzorowane w pamięci,
- I/O - We/Wy

izolowane We/Wy /Isolated I/O/

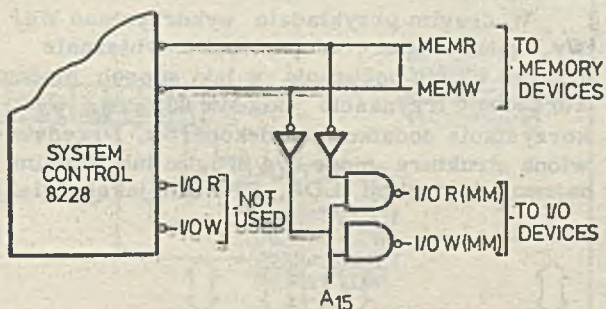
Rys. 9 ilustruje sygnały sterujące systemem. Ten rodzaj architektury We/Wy oddziela przestrzeń adresową pamięci od przestrzeni adresowej We/Wy i korzysta ze sposobu przesyłania danych do lub z akumulatora. Architektura taka jest prosta do zrozumienia, gdyż We/Wy komunikują się wyłącznie z akumulatorem za pomocą instrukcji IN lub OUT. Również, z powodu odizolowania pamięci i We/Wy, cała przestrzeń adresowa 65K pozostaje nienaruszona przez adresowanie We/Wy.



Rys. 9. Izolowane We/Wy
 ● SYSTEM CONTROL - układ rodzaju współpracy, ● TO MEMORY DEVICES - do układu pamięci, ● TO I/O DEVICES - do układu We/Wy

We/Wy odwzorowane w pamięci
Memory Mapped I/O

Przez przypisanie pewnego obszaru przestrzeni adresowej pamięci do We/Wy można opracować wszechstronną architekturę, która będzie w stanie manipulować We/Wy korzystając z tych samych instrukcji, które działają na komórki pamięci. W ten sposób powstała "nowa" lista instrukcji związana z operacjami We/Wy.



Rys. 10. We/Wy odwzorowane w pamięci
 ● SYSTEM CONTROL - układ sterowania rodzajem współpracy, ● TO MEMORY DEVICES - do układów pamięci, ● TO I/O DEVICES - do układu We/Wy, ● NOT USED - nie wykorzystane

Jak pokazano na rys. 10, wytworzone zostały nowe sygnały sterujące przez bramkowanie sygnałów MEMR i MEMU, najbardziej znaczącym bitem adresowym A15. Nowe sygnały sterujące We/Wy łączy się w taki sam sposób jak izolowane We/Wy dzięki czemu nie ulegają zmianie własności szyn.

Przypisując A15 funkcję "znacznika" We/Wy w prosty sposób utrzymuje się porządek We/Wy:

- Jeżeli A15 jest "zerem" to pamięć jest w stanie aktywnym
- Jeżeli A15 jest "jedyneką" to We/Wy jest w stanie aktywnym.

Również do tego celu mogą być użyte pozostałe bity adresowe. Wybrano A15, ponieważ

jest on najbardziej znaczącym bitem adresowym. Urządzenie We/Wy w dalszym ciągu uważa się za adresowane urządzenia We/Wy typu "PORT", lecz zamiast akumulatora jako jedyne źródła przepisywania można wykorzystać dowolny z wewnętrznych rejestrów. Jako instrukcję We/Wy można wykorzystać każdą instrukcję działającą na komórkach pamięci.

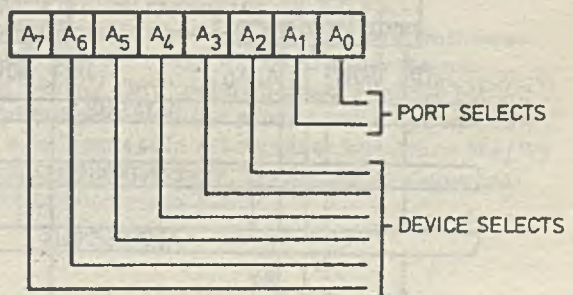
Przykłady:

- MOVr, M - Wprowadź zawartość urządzenia We /Port/ do dowolnego rejestru;
- MOV M, r - Wyprowadź zawartość dowolnego rejestru do urządzenia Wy;
- MVI M - Wyprowadź dane bezpośrednio do Urządzenia Wy /Port/;
- LDA - Wprowadź do akumulatora ACC;
- STA - Wyprowadź z akumulatora ACC do urządzenia wyjścia /Port/;
- LHLD - Wejście 16-bitowe;
- SHLD - Wviście 16-bitowe;
- ADDM - zawartość urządzenia WE /Port/ do zawartości akumulatora;
- ANA M - Iloczyn logiczny "AND".

Na podstawie listy "nowych" instrukcji łatwo można zrozumieć że ten rodzaj architektury We/Wy może mieć duży wpływ na powiększenie przepustowości systemu. Jest on pojęciowo trudniejszy do zrozumienia niż izolowane We/Wy i ogranicza on przestrzeń adresową pamięci, lecz We/Wy odwzorowane w pamięci mogą oznaczać znaczny wzrost prędkości i jednocześnie zmniejszyć wymagany obszar pamięci programu.

Adresowanie We/Wy

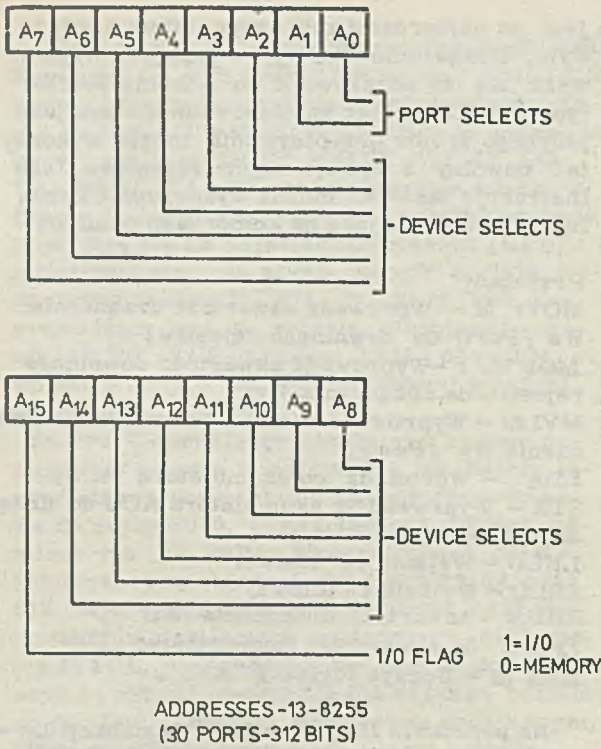
W obu systemach struktur We/Wy można tak dobrać konfigurację adresowania każdego



ADDRESSES-6-8255
 (18 PORT 144 BITS)

Rys. 11. Izolowane We/Wy - wybieranie liniowe 8255

- PORT SELECTS - wybieranie We/Wy,
- DEVICE SELECTS - wybieranie układu We/Wy, ● ADDRESSES-6-8255s - adresów -6 x 8255, ● /18 PORTS-144 BITS/ ● /18-We/Wy - 144 bitów/



Rys. 12. We/Wy odwzorowane pamięcią wybieranie liniowe

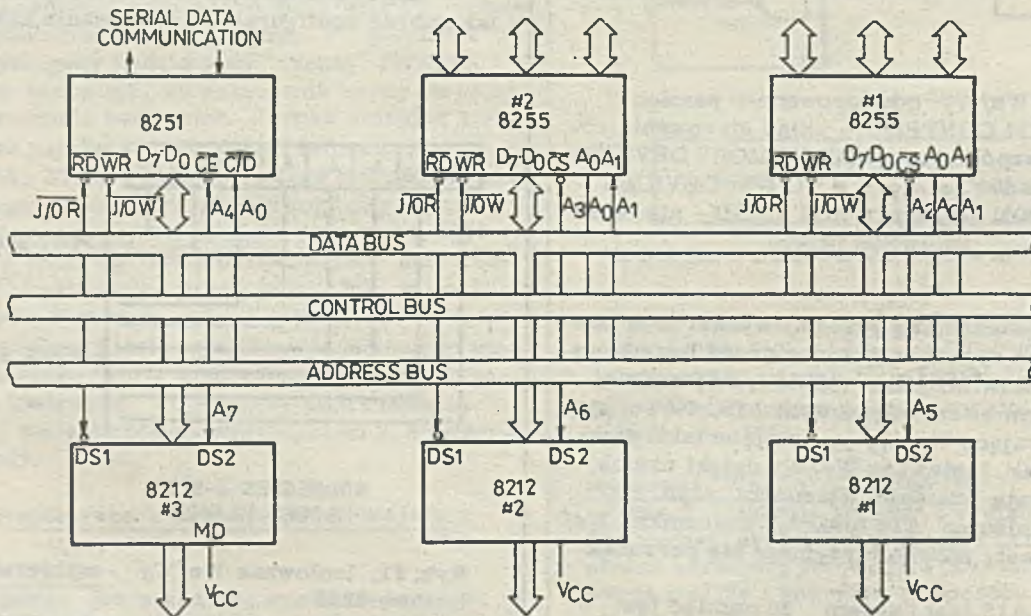
- PORT SELECTS - wybieranie We/Wy,
- DEVICES SELECTS - wybieranie układu We/Wy, I/O FLAG - znacznik We/Wy, 1 = I/O We/Wy - 1, 0 = MEMORY - pamięć - 0,
- ADDRESSES-13-8255s - adresów 13x-8255s, • /39 PORTS-312 BITS/ - /39 We/Wy - 312 bitów/

urządzenia, by zoptymalizować sprawność i zminimalizować koszt elementów. Pierwszą metodą, najpowszechniejszą jest dekodowanie szyny adresowej na poszczególne sygnały "wybierania obwodu" /chip selects/, które odblokowują urządzenia We/Wy, podobnie do wytworzenia sygnałów odblokowania /chip select/ w zespołach pamięci.

Inną metodą jest metoda "wybierania liniowego" /linear select/. W metodzie tej zamiast dekodowania szyny adresowej, poszczególne bity z szyny przypisane są do poszczególnych wejść odblokowujących konkretnych urządzeń We/Wy. Metoda ta, oczywiście ogranicza ilość urządzeń We/Wy, które można zaadresować, lecz eliminuje konieczność dodatkowych dekodowników, co stanowi ważny czynnik przy projektowaniu małych systemów. Prosty przykład ilustruje zdolność takiej elastyczności - struktury We/Wy. Pierwszy przykład przedstawia format drugiego bajtu instrukcji IN lub OUT korzystającej z metody izolowanych urządzeń We/Wy. Układami tymi są programowalne układy interface peryferii.

Układy We/Wy 8258 firmy INTEL są wybierane liniowo. Każdy układ posiada trzy We/Wy /ports/. Przykład pierwszy ilustruje, że bez dodatkowych dekodowników można adresować sześć układów.

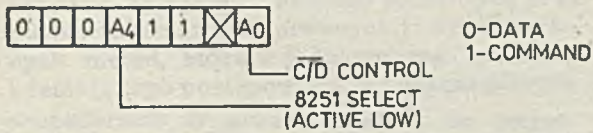
W drugim przykładzie wykorzystano We/Wy, odwzorowane w pamięci i wybieranie liniowe w celu pokazania w jaki sposób można adresować trzynaście układów 8255 bez wykorzystania dodatkowych dekodowników. Przedstawiona struktura może być drugim lub trzecim bajtem instrukcji LDA, STA lub jakkolwiek



Rys. 13. Typowy interface We/Wy

- SERIAL DATA COMMUNICATION - szeregowe przesyłanie danych,
- DATA BUS - szyna danych,
- CONTROL BUS - szyna sterująca,
- ADDRESS BUS - szyna adresowa

inną instrukcją wykorzystującą We/Wy odwzorowane w pamięci. Łatwo więc można zrozumieć, że taka elastyczna struktura We/Wy "skrojona na miarę" do całego systemu daje projektantowi potężne narzędzie do optymalizacji sprawności i minimalizacji ilości elementów.

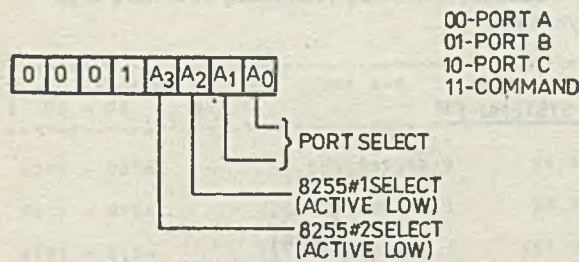


Rys. 14. Format 8251

- C/D CONTROL - sterowanie C/D / rozkaz/dane/
- 0 - DATA - dane - 0, • 1 - COMMAND - rozkaz - 1, • 8251 SELECT - wybór 8251, • /ACTIVE LOW/ - /stan aktywny dla 0/

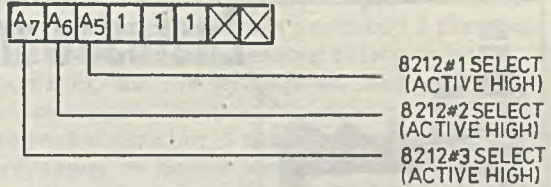
Przykład interface We/Wy

Na rys. 13 przedstawiono typowy system We/Wy, wykorzystujący różne układy /8212, 8251, 8255/. Mógłby on być zastosowany do pośredniczenia z urządzeniami peryferyjnymi w "inteligentnym" urządzeniu końcowym z monitorem, klawiaturami, wyświetlaniem i interface



Rys. 15. Format 8255

- PORT SELECT - wybieranie We/Wy,
- 8255 # 1SELECT /ACTIVE LOW/ - wybieranie układu 8255nr1 /stan aktywny 0/
- 8255 # 2SELECT /ACTIVE LOW/ - wybieranie układu 8255nr2 /stan aktywny 0/
- 00-PORTA - We/Wy -A-00, • 01-PORTB - We/Wy -B-01, • 10-PORTC - We/Wy -C-10, • 11-COMMAND - rozkaz 11



Rys. 16. Format 8212

- 8212 # 1 SELECT - wybieranie układu 1,
- /ACTIVE HIGH/ - /aktywna dla 1/
- 8212 # 2 SELECT - wybieranie układu 2,
- /ACTIVE HIGH/ - /aktywny dla 1/
- 8212 # 3 SELECT - wybranie układu 3,
- /ACTIVE HIGH/ - /aktywny dla 1/

telekomunikacyjnym. Innym zastosowaniem mógłby być regulator procesu gdzie wejściami byłyby czujniki, przekaźniki i sterowanie silnikami. Ograniczenie obszaru zastosowań dla takiego układu związane jest jedynie z wyobraźnią projektanta.

Pokazana struktura We/Wy współpracuje z procesorem 8080 /CPU/ wykorzystując uprzednio przedstawioną w tym artykule architekturę szyn. Można zastosować zarówno izolowane jak i odwzorowane w pamięci We/Wy zależnie od zastosowań.

Układ 8251 umożliwił szeregowe przesyłanie danych. po to, aby system mógł nadawać i wysyłać dane łączami telekomunikacyjnymi takimi jak linie telefoniczne.

Dwa układy 8255 zapewniają po dwadzieścia cztery bity każdy programowanych We/Wy danych.

Trzy elementy 8212 można wykorzystać do sterowania długich linii lub wskaźników LED /na diodach elektroluminescencyjnych/ z uwagi na ich zdolność sterowania dużym prądem /15 mA/.

Adresowanie układu przedstawiono w postaci struktur na rysunkach 13, 14, 15.

Wybieranie liniowe umożliwia wyeliminowanie dekodów i stąd każde urządzenie ma swój własny "bit" odblokowania /enable bit/. Przykład pokazuje jak można utworzyć sprawną, a jednocześnie elastyczną strukturę We/Wy wykorzystując układy z rodziny systemu mikrokomputerowego 8080.



Zastosowania

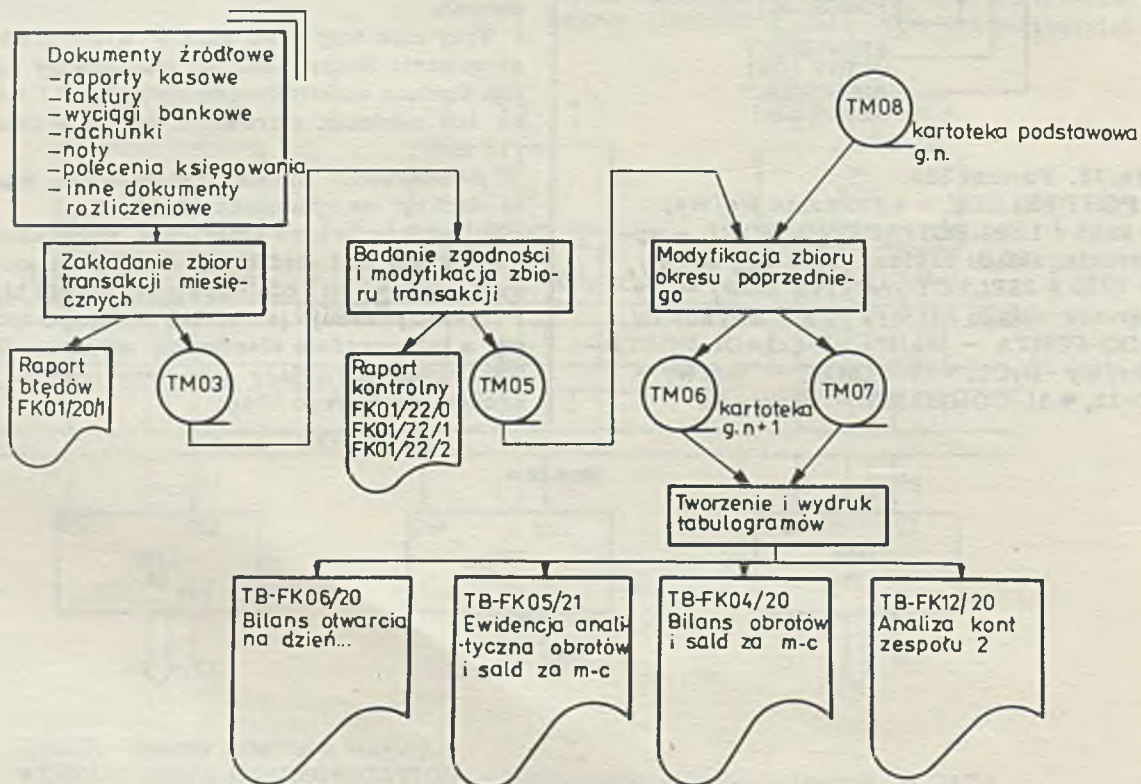
mgr inż. ZYGMUNT ŚWIDKIEWICZ
Lubuskie Zakłady
Aparatów Elektrycznych "Mera-Lumel"

ZAKRES I EFEKTY WDROŻENIOWE SYSTEMU "FK" W LZAE "MERA LUMEL"

System Finansowo-Kosztowy FK jest eksploatowany w Lubuskich Zakładach Aparatów Elektrycznych "Mera Lumel" w Zielonej Górze od I kwartału 1976 r. System został uruchomiony i wdrożony w zakładzie w przeciągu o-

koło dwóch miesięcy, w oparciu o dokumentację eksploatacyjną i programy dostarczone przez Gdańskie Zakłady Nawozów Fosforowych w Gdańsku, które są jednostką autorską tego systemu.

SCHEMAT GRAFICZNY SYSTEMU-FK



Wdrożenie systemu w rekordowo krótkim czasie było możliwe dzięki dobremu rozeznaniu przez autorów potrzeb służb finansowo-księgowych, dla których system jest przeznaczony. Istotnym czynnikiem mającym bezpośrednio wpływ na powodzenie prac wdrożeniowych jest istnienie w działalności służb finansowo-księgowych szeregu jednolitych przepisów, normatywów prawnych i wypracowanych metod, które w jednoznaczny sposób określają tryb postępowania w poszczególnych procedurach. W przeciwieństwie do innych agend działalności przedsiębiorstwa, gdzie procedury te nie są dokładnie sprecyzowane, wdrożenie takich systemów w innych jednostkach wymaga często dokonywania szeregu mo-

dyfikacji szczególnie takich systemów jak: techniczne przygotowanie produkcji i planowanie produkcji. Bardzo istotną zaletą systemu FK jest fakt, że nie wymaga on żadnych zmian w stosowanych tradycyjnie dokumentach finansowo-księgowych i może być z powodzeniem wdrażany w innych przedsiębiorstwach.

Uruchomienie systemu FK w zakładach "Mera-Lumel" odbywało się w oparciu o komputer ODRA-1304 w ośrodku usługowym. Od IV kw. 1976 r. system jest eksploatowany na własnym komputerze ODRA-1305 w Zakładzie Ośrodka EPD.

Zakres systemu

System elektronicznego przetwarzania danych w zakresie rachunkowości pod nazwą

MFRA-LUMEL
ZIELONA G.

RK-FK01/22/2

"FK"-FOSFORY GDANSK

23/03/76

WYKAZ SUMOWANIA ZBIORU SEGMENTAMI I NARASTAJĄCO

NR OD - DO	OWODN I	SUMA W-N	SUMA MA	SUMA W-N	NARASTAJACA I
0001 - 0050	I	50.185.489,62	56.678.859,60	50.185.489,62	56.678.859,60
0051 - 0100	I	28.979.733,80	28.977.189,80	79.165.223,42	85.656.049,40
0101 - 0150	I	111.149.864,84	111.061.572,84	190.315.088,26	196.717.622,24
0151 - 0200	I	4.871.623,64	4.871.623,64	195.186.711,70	201.589.245,88
0201 - 0250	I	151.561.300,30	151.672.429,95	346.748.012,20	355.261.675,83
0251 - 0300	I	115.418.544,59	115.413.939,59	462.166.556,79	468.675.615,42
0301 - 0350	I	51.633.480,43	51.633.480,43	513.800.037,22	520.309.096,85
0351 - 0400	I	171.037,00	171.037,00	513.971.074,22	520.480.132,85
0401 - 0450	I	0	0	513.971.074,22	520.480.132,85
0451 - 0500	I	0	0	513.971.074,22	520.480.132,85
0501 - 0550	I	0	0	513.971.074,22	520.480.132,85
0551 - 0600	I	0	0	513.971.074,22	520.480.132,85
0601 - 0650	I	0	0	513.971.074,22	520.480.132,85
0651 - 0700	I	0	0	513.971.074,22	520.480.132,85
0701 - 0750	I	0	0	513.971.074,22	520.480.132,85
0751 - 0800	I	0	0	513.971.074,22	520.480.132,85
0801 - 0850	I	0	0	513.971.074,22	520.480.132,85
0851 - 0900	I	0	0	513.971.074,22	520.480.132,85
0901 - 0950	I	0	0	513.971.074,22	520.480.132,85

MFRA-LUMEL
ZIELONA G.

RX-FK01/22/1

FK-FOSFORY GDANSK

23/05/76

KONTROLA I BADANIE
N-RU DOWODU I SUMY KONTROLNEJ

SUMY KONTROLNE		SUMA		DOWODY I BRAKUJACE I OD - DO		DOWODY O ZDUBLOWANYCH NUMERACH	
I NR DOWODU I	I	I	I	I	I	I	I
I OD - DO	I 50-CIU DOWODOW I	I NARASTAJACA	I	I	I	I NR DOWODU I	I SUMA
0001 - 0050	1.357.270.050,72	1.357.270.050,72				0002	39.441.396,43
0051 - 0100	28.762.612,80	1.386.032.663,52				0003	454.150,00
0101 - 0150	21.119.215.040,84	22.505.247.704,36				0004	34.802,00
0151 - 0200	4.862.982,64	22.510.110.687,00				0005	370.825,27
0201 - 0250	152.160.804,18	22.662.271.491,18				0006	10.679.795,06
0251 - 0300	115.415.219,59	22.777.686.710,77				0007	2.862.239,37
0301 - 0350	49.825.692,43	22.827.512.403,20				0008	348.418,00
0351 - 0400	0	22.827.512.403,20				0009	5.345.798,63
0401 - 0450	0	22.827.512.403,20				0009	557.134,00
						0011	18.973.605,00
						0012	4.016.297,00
						0013	2.209.876,37
						0014	4.354.996,20
						0015	8.043.885,00
						0016	122.325.062,43
						0017	5.245.071,99
						0020	952.996.098,39
				0150 - 0150		0104	5.455.741,04
				0357 - 0350		0277	2.828,00
				0351 - 0400			
				0401 - 0450			
				0451 - 0500			

MERA-LUMEL
 ZJELONA G.
 TB-FK06/20

"FK" - FOSFORY GDANSK

B I L A N S O T W A R C I A
 NA DZIEŃ 1 LISTOPADA 1977

50/12/77	STR.	1
I K O N T O	S U M A W N	I S U M A M A
I 000000000000	0	0
I 001100000000	97,522,552,00	0
I 001101000000	0	0
I 001200000000	16,455,719,00	0
I 001201000000	0	0
I 001210000000	0	0
I 001300000000	2,026,748,00	293,490,00
I 001310000000	0	0
I 001400000000	107,756,685,00	1,038,160,00
I 001401000000	5,235,919,00	0
I 001402000000	39,696,00	0
I 001403000000	313,696,00	0
I 001405000000	316,830,00	0
I 001410000000	0	0
I 001411000000	0	191,517,00
I 001412000000	0	123,730,00
I 001413000000	0	1,504,183,00
I 001500000000	0	1,93,670,00
I 001501000000	39,437,371,00	0
I 001510000000	3,833,787,00	0
I 001512000000	0	32,400,00
I 001513000000	0	659,077,00
I 001600000000	0	750,100,00
I 001601000000	21,143,579,00	0
I 001610000000	444,672,00	0
I 001612000000	0	0
I 001613000000	0	382,333,00
I 001701000000	1,981,848,00	333,798,00
I 001800000000	22,393,747,00	37,800,00
I 001801000000	1,214,567,00	0
I 001803000000	0	0
I 001810000000	0	140,000,00
I 001813000000	0	100,996,00
I 018000000000	0	0

N A Z W A K O N T A
 000000000000000000000000
 BUDYNKI
 BUDOWLE
 MASZ ENERG I KOTLY
 MASZ URZ AP SG ZAST
 MASZ URZ AP SPEC BRANZ
 URZADZ TECHN
 SRODKI TRANSP
 MARZ PRZYRZ RUCH WYPOS

FK obejmuje ewidencję księgową, analityczną i syntetyczną łącznie z elementami rozliczania kosztów. Istniejąca możliwość rozbudowy analitycznej kont w układzie pionowym i poziomym pozwala na prowadzenie nieograniczonej ewidencji analitycznej wg potrzeb każdego przedsiębiorstwa. Czyni to system bardzo elastycznym oraz umożliwia dokonywanie wszelkich zmian i uzupełnień.

System zakresem swym obejmuje:

- założenie zbioru danych do słownika nazw kont księgowych,
- założenie bilansu otwarcia,
- założenie zbiorów dotyczących miesięcznych transakcji finansowo-księgowych,
- szczegółową analizę transakcji i wydruk tabulogramów kontrolnych wraz z podaniem wykrytych błędów,
- korektę danych transakcyjnych,
- zakładanie zbioru z narastającymi obrótami od początku roku dla wybranych zespołów kont,
- wydruk tabulogramów użytkowych i kontrolnych.

W aktualnie eksploatowanym systemie nie obejmujemy planowania i rozliczania kosztów, które będą uwzględnione w następnych etapach. Graficznie system przedstawiony jest na załączonym schemacie - rys. 1.

Dane wejściowe

Danymi wejściowymi do systemu są:

- raporty kasowe,
- wyciągi bankowe,
- faktury obce i własne,
- rachunki,
- noty,
- polecenia księgowania,
- inne dokumenty rozliczeniowe.

Przy wdrażaniu systemu nie wymaga się żadnych zmian w stosowanych drukach dokumentów finansowo-księgowych jak i w sposobie ich wypełniania z wyjątkiem sposobu dekretacji i numeracji. System nie wymaga również wprowadzania nowych specjalnych druków z wyjątkiem "zestawienia dowodów", które konieczne jest dla wprowadzenia sum kontrolnych. Układ graficzny tych dokumentów nie jest jednak jednolity i stąd dla uproszczenia sposobu przenoszenia danych na nośnik informacji, na dokumentach źródłowych umieszcza się specjalną pieczętkę, na której dokonywana jest dekretacja poszczególnych dowodów.

Przygotowanie nośników z takich dokumentów nie jest sprawą prostą i w początkowym okresie operatorki urządzeń do przygotowania danych należy przyuczyć do tego rodzaju prac. Nośnikiem informacji w systemie są karty perforowane 80-kolumnowe, system dopuszcza również przygotowanie nośników na taśmie papierowej i taśmie magnetycznej. Prawidłowość uzyskiwanych z systemu informacji jest w poważnym stopniu uzależniona od poprawności wprowadzanych danych. Z tego względu w systemie zwrócono szczególną uwagę na kontrolę formalną, merytoryczną i rachunkową dokumentów źródłowych.

Dokumenty źródłowe sprawcza się pod względem:

- kompletności zapisów,
- zupełności zapisów,
- logiczności zapisów,
- czytelności.

Niezależnie od kontroli tradycyjnej, w systemie rozbudowana jest szeroko kontrola programowa, która obejmuje badanie:

- kompletności pozycji w dokumentach,
- kompletności dokumentów w zbiorze,
- zgodności rachunkowej dokumentów,
- zgodności wybranych kont w zespole kont księgowych wg tego samego dokumentu, Wykryte w czasie kontroli błędy zestawiane są w raportach błędów i raportach kontrolnych:
- karty z błędami formalnymi nie zapisane na TM,
- kontrola i badanie nr dowodu i sumy kontrolnej,
- raport kontrolny niezgodnych sum wg nr dowodu,
- wykaz sumowania zbioru segmentami i narastająco.

Tabulogramy użytkowe

W systemie FK oprócz w/w tabulogramów błędów i raportów kontrolnych emitowane są następujące tabulogramy użytkowe:

- bilans otwarcia na dzień,
- ewidencja analityczna obrotów i sald za m-c,
- bilans obrotów i sald za m-c,
- analiza kont zespołu 2.

Przykładowe wydruki tabulogramów przedstawione są na str. 37, 38, 39.

Efektywność systemu

Wdrożenie systemu FK jest poważnym krokiem w usprawnieniu prac ewidencyjnych prowadzonych przez służbę finansowo-księgową, chociaż jego efektywność ekonomiczną trudno określić. Spełnia on podstawowe cele i zadania jakie system informatyczny może w tym zakresie zapewnić oraz daje konkretne korzyści wynikające z:

- poważnego zmniejszenia żmudnych i pracochłonnych, wykonywanych ręcznie, prac rachunkowych i ewidencyjnych,
- uzyskiwania bogatszej wieloprzekrojowej informacji,
- poprawienia prawidłowości i dokładności informacji,
- zwiększenia dyscypliny, terminowości i rzetelności w przygotowywaniu dokumentów,
- przyspieszenia ewidencji i rozliczeń, które pozwala na ograniczenie okresowego spiętrzenia prac przygotowawczych do sporządzenia sprawozdawczości finansowej.

Niezależnie od w/w korzyści, wdrożenie systemu FK pozwoliło m. in. na zmniejszenie zatrudnienia w służbie finansowo-księgowej oraz likwidację bardzo pracochłonnego w prowadzeniu rejestru zakupu.

mgr TERESA JABŁOŃSKA
Zjednoczenie „Mera”

ZMIANY ORGANIZACYJNE W „MERA”

Informacja dotyczy zmian organizacyjnych, których dokonano w okresie styczeń - listopad 1977 r.

Podstawową zmianą organizacyjną było powstanie dwu przedsiębiorstw pod nazwą: Centrum Naukowo-Produkcyjne Technik Komputerowych i Pomiarów w Warszawie oraz Centrum Naukowo-Produkcyjne Systemów Sterowania w Katowicach.

Siedzibą Centrum Naukowo-Produkcyjnego Technik Komputerowych i Pomiarów jest m. st. Warszawa, ul. Łopuszańska 117/123. W ramach tego Centrum działają, jako Zakłady na pełnym wewnętrznym rozrachunku gospodarczym:

- "Mera-ZSM" Zakłady Systemów Minikomputerowych im. J. Krasickiego z Oddziałami w Różanie i Gostyninie,
- Zjednoczone Zakłady Elektronicznej Aparatury Pomiarowej "Meratronik" z Oddziałami w Szczecinie i Nasielsku,
- Pracownia Projektowania Systemów Minikomputerowych w Warszawie,
- Biuro Generalnych Dostaw w Warszawie.

Oddział Zakładów Systemów Minikomputerowych im. J. Krasickiego "Mera-ZSM" w Garwolinie przekazany został z dniem 1 stycznia 1977 r. do Fabryki Obsługowych Urządzeń Samochodowych im. Batalionu Czwartaków AL.

Centrum podporządkowano:

- Instytut Maszyn Matematycznych,
- Ośrodek Badawczo-Rozwojowych Technik Komputerowych i Pomiarów w Warszawie, ul. Łopuszańska 117/123 powstały w wyniku połączenia:
 - a/ Ośrodka Badawczo-Rozwojowego Systemów Minikomputerowych "Mera-ZSM"
 - b/ Ośrodka Badawczo-Rozwojowego Elektronicznej Aparatury Pomiarowej i Systemów Pomiarowych działającego przy ZZEAP "Meratronik"

Centrum Naukowo-Produkcyjne Systemów Sterowania powstało z dniem 1 kwietnia 1977 r. Ma ono siedzibę w Katowicach przy ul. Armii Czerwonej 101. W ramach Centrum działają

jako zakłady na pełnym wewnętrznym rozrachunku gospodarczym:

- Zakład Urządzeń Automatyki Przemysłowej w Sosnowcu,
- Zakład Wytwórczy Sprzętu Automatyki w Sosnowcu-Porębcu,
- Zakład Projektowania Systemów Sterowania w Katowicach,
- Zakład Doświadczalny w Katowicach,

Centrum podporządkowano utworzony z dniem 1 marca 1977 r. Instytut Systemów Sterowania w Katowicach ul. Armii Czerwonej 101.

Z dniem 1 stycznia 1977 r. poprzez połączenie:

- Zakładu Doświadczalnego Minikomputerów
 - Zakładu Doświadczalnego Oprogramowania
- powstał Zakład Doświadczalny Instytutu Maszyn Matematycznych w Warszawie przy ul. Krzywickiego 34,

Z dniem 25 sierpnia 1977 r. utworzony został Zakład Doświadczalny przy Zakładach Urządzeń Komputerowych "Mera-Elzab" w Zabrze.

Przemysłowy Instytut Automatyki i Pomiarów przekazał z dniem 1 lipca 1977 r. na rzecz Przemysłowego Instytutu Maszyn Budowlanych /Zjednoczenie "BUMAR"/ Oddział Zakładu Doświadczalnego Elementów i Urządzeń Automatyki i Aparatury Pomiarowej w Biskupcu Rezselskim.

Zakłady Mechaniki Precyzyjnej i Automatyki "MERA-WAG" z siedzibą w Gdańsku-Wrzeszczu wraz z Pracownią Projektową i Zakładem Doświadczalnym, przeszły z dniem 1 października 1977 r. pod nadzór Zjednoczenia Przemysłu Elektronicznego "UNITRA".

Dnia 12 października 1977 r. utworzony został Instytut Komputerowych Systemów Automatyki i Pomiarów. Do instytutu włączony został Ośrodek Badawczo-Rozwojowy Komputerowych Systemów Automatyki i Pomiarów "Mera-Elwro".

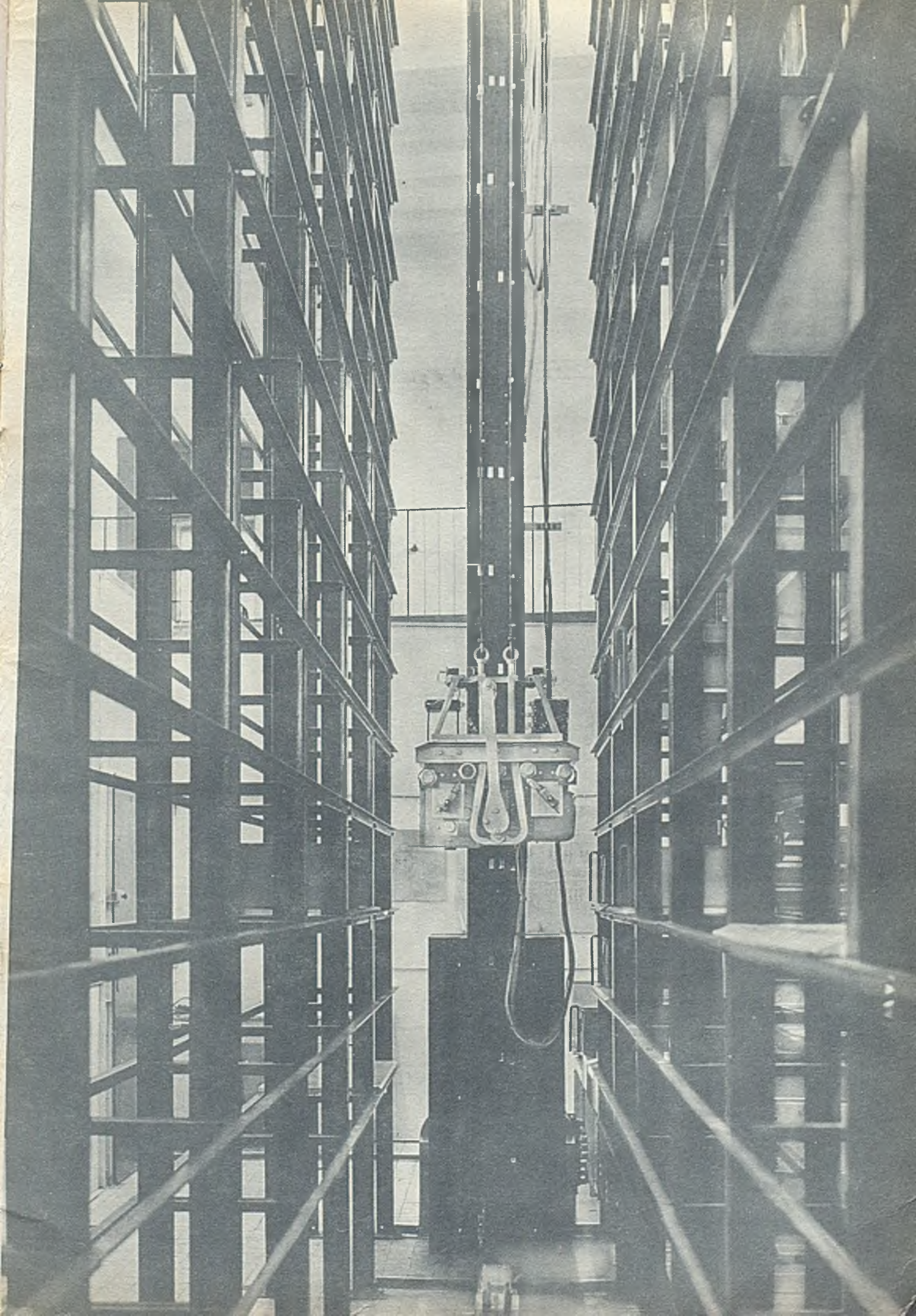
SPIS ARTYKUŁÓW
OPUBLIKOWANYCH W BIULETYNIE „MERA” W 1977 ROKU

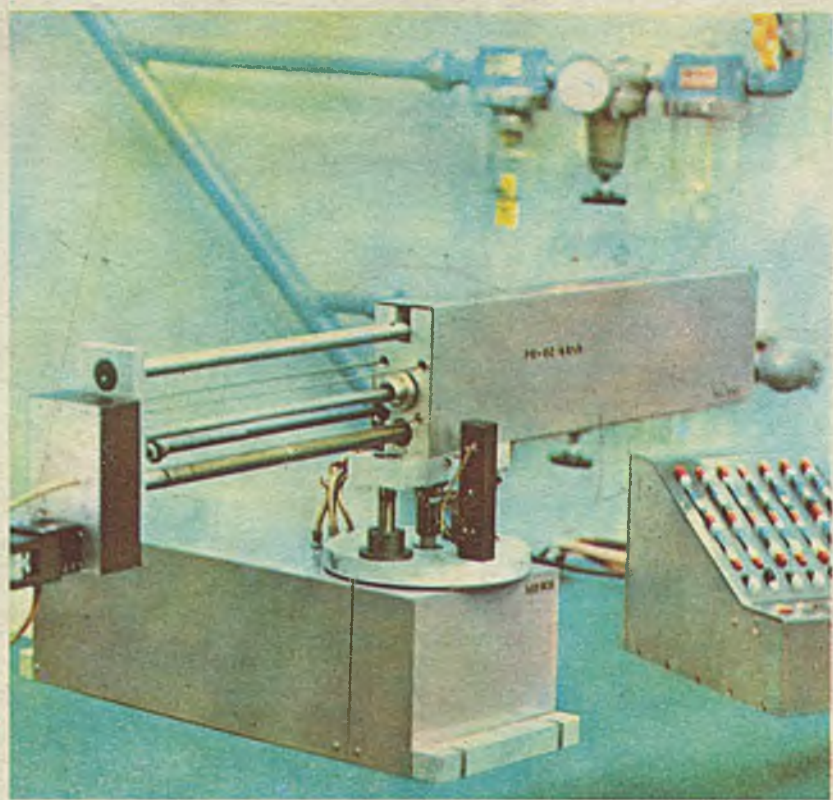
	nr
- Z. Białczyk - System rejestracji i wstępnego przetwarzania danych MERA 9150 - ogólne zasady pracy systemu	2
- Z. Białczyk - Wyroby Zjednoczenia "Mera" na SICOB w Paryżu	11
- R. Boniecki - Systemy mikroprocesorowe i mikrokomputery	2
- R. Boniecki - Systemy mikroprocesorowe i mikrokomputery	4
- R. Boniecki - Budowa i algorytmy pracy mikroprocesora 8080A firmy "Intel Corp" ...	8
- R. Boniecki - Budowa i algorytmy pracy mikroprocesora 8080 firmy INTEL /część II/	9
- R. Boniecki - Lista instrukcji mikroprocesora 8080 firmy INTEL CORP /część III/ ...	10
- R. Boniecki - Architektury minikomputerów wykonane w oparciu o mikroprocesor 8080. firmy INTEL	12
- Z. Bzymek, T. Gajewski - Graficzna Interpretacja wyników obliczeń naukowo-technicznych	8
- H. Ciołczyk, M. Jabłoński, W. Lewandowski - Zautomatyzowane urządzenia ciągłego dozowania i ważenia materiałów sypkich	3
- W. Chabior - Doświadczenia LZAE "Mera-Lumel" w zakresie sterowania jakością produkcji	1'
- W. Chabior - Rola i zadania Działu Kontroli Jakości w LZAE "Mera-Lumel"	2
- A. Chodorowska - "Siemens", "ICL", "Diehl-Junghans" importerami wyrobów "Mera"	6
- W. Czerepiński - Cienkowarstwowe elementy magnetyczne /CEM/ w technice przyrządów pomiarowych /część I/	1
- M. Dróbka - Proces produkcji cienkowarstwowych elementów magnetycznych	5
- Z. Gajek, A. Kuberska, A. Tabor - Współpraca urządzeń transmisji danych UPD-305-10/1 z multipleksorem MPX-325, modemem 600/1200 EC 8006 oraz stacją końcową 7020/4 ..	12
- J. Gawęda - Zautomatyzowany Podajnik Magazynowy ZPM - konstrukcja i działanie układów mechanicznych	4
- D. Gazdur, J. Więckiewicz, W. Wojsznis - Realizacja sprzętowa i programowa systemu sterowania produkcją Walcowni Blach Huty im. Lenina	5
- P. Głowacki - Współpraca "Mera - Logabax"	7
- B. Gwizdała - Jednostka pamięci na dyskach elastycznych	1
- J. Hallala - Radziecka maszyna cyfrowa do sterowania M-400	6
- G. Heszen, M. Pachuta - Roboty przemysłowe - budowa, działanie, zastosowania	2
- A. Janicki, W. Zaremba - Problemy kierowania statkami w akwenach o intensywnym ruchu	1
- A. Janicki, T. Muldner - Miejsce komputera w badaniach matematycznych	3
- A. Janczewski, J. Morawski, K. Wasiek - MERA CNC/NUCON 400 - Minikomputerowy system numerycznego sterowania obrabiarkami	2
- W. Jarochoński - Wybrane problemy eksploatacyjne złącz wielostykowych	9
- T. Kacprowski - Oprogramowanie maszyny M-400	6
- A. Kamiński - Generowanie zobrazenia i wprowadzenie rysunku na ekran monitora graficznego	2
- W. Karwat - Sprzęt komputerowy na wystawie "Targi Lipskie 77"	3
- E. Kliński - Kryteria oceny i doboru powtarzalnych systemów EPD. Przykład gospodarki kadrowo-płacowej	11
- R. Koczela - SMAZ - System Modułowy Automatyki zabezpieczeniowej - zespoły zabezpieczeniowe linii średnich napięć typu ZL-10 i ZL-11	5

- K. Konopacki, S. Lepetow - Procesor teleprzetwarzania EC-837	10
- J. Korytkowski, Z. Pietrusiński - Własności funkcjonalne i rozwiązania układowe podstawowych urządzeń systemu automatyki analogowej POLMATIK-INTELEKTRAN	1
- L. Kowalski - Mały konkurent IBM	1
- L. Kowalski - Urządzenia pamięci komputerów z wykorzystaniem cienkich warstw magnetycznych	1
- A. Koziorowski - Sprzęt komputerowy na Międzynarodowych Targach - Hanower 77	6
- H. Kuczyńska - Przegląd rejestratorów kompensacyjnych tablicowych	4
- D. A. Kurant - Komputerowe sterowanie i przetwarzanie danych w zgrzebnej przędzalni wełny - stan obecny i kierunki rozwoju	8
- S. Kurek, J. Abramowski - Nasze wyroby w ZSRR	10
- J. Majewski, W. Marciński, K. Wagner - System Organizacji Zbiorów Dyskowych ODYS	1
- R. Malicka-Szumigaj - Nowe specjalistyczne wydawnictwa "Technika Obliczeniowa Krajów Socjalistycznych"	1
- R. Malicka-Szumigaj - Pierwszy numer Biuletynu "Technika krajów socjalistycznych" ujrzał świat	11
- E. Mańkiewicz-Cudny - Wielki eksporter	6
- E. Mańkiewicz-Cudny - Kierunek na automatyzację	8
- E. Mańkiewicz-Cudny - "Mera" w Paryżu	11
- W. Marciński - ESER - Elektroniczny System Ewidencji Rozrachunku z członkami Warszawskiej Spółdzielni Mieszkaniowej	2
- J. Miłek - Tworzenie grup problemowych jako droga uelastycznienia organizacji przemysłowego instytutu badawczego	5
- L. Mirgos - Perspektywy rozwoju małowabarytowych pamięci na taśmie magnetycznej ..	9
- P. Muszczyński Kalkulatory produkowane przez Centrum Komputerowych Systemów Automatyki i Pomiarów "Mera-Elwro"	3
- J. Naglik - O przemyśle w RFN	1
- Z. Naotyński - Modułowy komputerowy system automatyzacji ASWT	4
- Z. Naotyński - Informacja o seminarium na temat kompleksowej automatyzacji produkcji maszyn - "Praga -76"	5
- H. Piłko - System zarządzania wspomagany komputerowo z uwzględnieniem monitorów ekranowych	9
- J. Penksa - Discon 202 - przetwornik wskazań cyfrowych elektronicznych kalkulatorów na odczyt pismem Braille'a	7
- A. Peszko - Pamięć na dyskach elastycznych typu SP 45DE z formaterem i selektorami	7
- J. Pawlikowska-Kozłowska, A. M. Wiśniewski - MERA 301 - Komputer biurowy dla automatyzacji stanowiska pracy w zarządzaniu	8
- J. Przybylski, G. Przybecki - Działalność "Mera-ZAP-Mont" jako dostawcy urządzeń sterowania dla rolnictwa	8
- T. Podwysocki - Sięganie po automaty	1
- T. Podwysocki - Komputer w roli nauczyciela	2
- T. Podwysocki - Budynie i zakąski z automatu	3
- T. Podwysocki - Kongres Techników i komputeryzacja	4
- T. Podwysocki - Z nutką refleksji	7
- T. Podwysocki - Radziecki przemysł komputerowy	10
- L. Rajda - "Mera-Pnefal" automatyzuje przemysł w NRD	3
- J. Raubiszko, Z. Harasym, B. Kowalik, E. Bury - Technologiczna aparatura metrologiczna	11

- W. Romaniuk - Analogowe i cyfrowe mierniki napięcia wdrożone do produkcji w 1976 roku w ZZEAP "Meratronik"	6
- Z. Ryznar - Język opisu problemu COBOL - PDL w metodzie projektowania strukturalnego	5
- Z. Ryznar - Parametryzacja procedur w warunkach strukturalnego projektowania w języku SDL	7
- A. Sołtyk - Konstrukcja i działanie systemu automatycznego sterowania układarką w magazynie wysokiego składowania	5
- J. Stachowski, J. Starosta - System MERA-100	12
- J. Suchowiak - Wystawa "Mera-Pnefal"	1
- A. Szafranski - Autotech /automaty rewolwerowe/	9
- R. Szczyrba - Krótka charakterystyka cyfrowego systemu sterowania M-4030	6
- Ł. Szymański - Automatyzacja ciągów transportu technologicznego	12
- R. Szumigaj, E. Mańkiewicz-Cudny - Automatyzować trzeba mądrze	4
- L. Sliwa - Od DZM-180 do MERA-100	7
- Z. Swidkiewicz - Zakres i efekty wdrożeniowe systemu "FK" w LZAE "Mera-Lumel"	12
- Z. Tarnowski - Obrotomierz do samochodu marki Skoda	3
- A. Tomaszewski - Polityka handlowa	6
- T. Tucholski - Komputerowe systemy rejestracji i przetwarzania danych w tkalni	8
- A. Urbanek - Komputerowe systemy teleprzetwarzania w oparciu o emc ODRA	8
- T. Ustaborowicz - Aparatura kontrolno-pomiarowa dla motoryzacji	4
- T. Ustaborowicz - Podręczne elektryczne mierniki serwisowe	10
- M. Wajcen - System M-6000/M-7000	7
- M. Wajcen - System M40	8
- M. Wajcen - SICOB-77	10
- M. Wajcen - Minikomputer SM-1	12
- J. Wędzicha - Wyniki próbnej eksploatacji monitorów jakości wody typu Aquamer w instalacjach pilotowych	3
- A. Wiktorska-Dzięciołowska - Międzynarodowy Salon Techniki Biurowej INTERBIURO - 76	2
- A. Wiktorska-Dzięciołowska - "Unitronex" - spółka polsko-amerykańska	6
- L. Wysocki - Chromatograf N-504	3
- Z. M. Wójcik - Procesy rozpoznawania obrazów i mowy przez roboty	6
- Z. M. Wójcik - Proces wprowadzania obrazów graficznych do maszyn cyfrowych	10
- Z. M. Wójcik - Wykorzystanie systemu cyfrowej analizy obrazów graficznych w procesie automatycznej kontroli jakości płytek drukowanych i masek półprzewodnikowych	11
- K. Zdański - "Mera" na rynkach krajów socjalistycznych	6
- K. Zdański - ZSRR - nasz partner handlowy	10







III
MERA
III